



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

12 Offenlegungsschrift
10 DE 42 31 158 A 1

51 Int. Cl. 5:
H 04 N 5/262
H 04 N 7/15
H 04 N 7/18

21 Aktenzeichen: P 42 31 158.6
22 Anmeldetag: 17. 9. 92
23 Offenlegungstag: 18. 3. 93

DE 42 31 158 A 1

30 Unionspriorität: 32 33 31
17.09.91 JP 3-235925 03.03.92 JP 4-045775

71 Anmelder:
Hitachi, Ltd., Tokio/Tokyo, JP

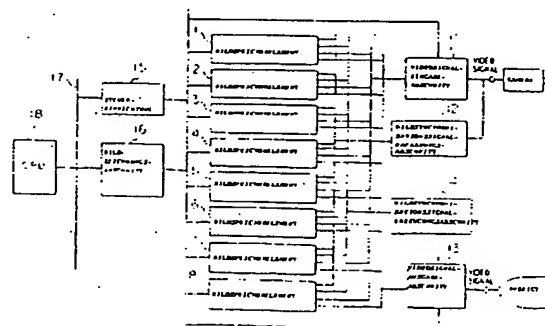
74 Vertreter:
Beetz, R., Dipl.-Ing. Dr.-Ing.; Timpe, W., Dr.-Ing.;
Siegfried, J., Dipl.-Ing.; Schmitt-Fumian, W., Prof.
Dipl.-Chem. Dr.rer.nat.; Mayr, C.,
Dipl.-Phys. Dr.rer.nat., Pat.-Anwälte, 8000 München

72 Erfinder:
Yanai, Norifumi, Ibaraki, JP; Fujita, Ryo, Hitachi, JP;
Katsura, Koyo, Hitachiota, JP; Fukunaga, Yasushi,
Hitachi, JP

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Verfahren und Einrichtung für die Zusammensetzung und Anzeige von Bildern

57 Eine Einrichtung für die Zusammensetzung und Anzeige von Bildern umfaßt Bildspeicherelemente (1-8) mit jeweils identischem Aufbau, einen Videosignaleingabeabschnitt (11), einen Videosignalausgabeabschnitt (13), eine Steuereinrichtung (15) für die Bestimmung der Verbindung eines jeden Bildspeicherelementes (1-8) mit dem Videosignaleingabeabschnitt (11) oder dem Videosignalausgabeabschnitt (13) und einen Bildzeichnungsabschnitt (16) zum Auslesen von Videodaten aus den Bildspeicherelementen (1-8) und zum Schreiben von Videodaten in dieselben. Die Speicherelemente (1-8) können sowohl für Eingabe- als auch für Ausgabeoperationen verwendet werden, so daß ihre Größe leicht erweitert werden kann. Darüber hinaus kann die Anzahl der Bildspeicherelemente, die jeweils mit dem Videosignaleingabeabschnitt (11) bzw. mit dem Videosignalausgabeabschnitt (13) verbunden sind, beliebig geändert werden.



DE 42 31 158 A 1

Die vorliegende Erfindung betrifft ein Verfahren und eine Einrichtung für die Zusammensetzung und Anzeige von Bildern und insbesondere ein derartiges Verfahren und eine derartige Einrichtung, mit denen Videosignale, die von einer Fernsehkamera und/oder einem Videokassettenrekorder empfangen werden, auf einem für die graphische Datenverarbeitung geeigneten Anzeigebildschirm eines Computer-Arbeitsplatzes oder dergleichen angezeigt werden können.

Durch die Kombination von Computergraphiken mit Videosignalen mit dem Zweck der Anzeige eines zusammengesetzten Bildes auf einem Bildschirm gemäß einer Überlagerungstechnik und einem Mehrfenstersystem können Ergebnisse erhalten werden, die an einem Computer-Arbeitsplatz genutzt werden können, welcher in einem Multimedia-Präsentationssystem oder in einem elektronischen Fernkonferenzsystem einsetzbar ist.

Aus der JP 2-2 22 029-A ist ein System bekannt, das versehen ist mit einem Videoeingabeabschnitt für die Eingabe von Videosignalen und die Umwandlung dieser Signale in digitale Daten, einem ersten Bildspeicher für die Speicherung der vom Videoeingabeabschnitt ausgegebenen digitalen Bilddaten, einem zweiten Bildspeicher für die Speicherung eines vom ersten Bildspeicher ausgegebenen Signals oder eines Standbildes, einem Videoausgabeabschnitt für die Umwandlung eines Ausgangs des zweiten Bildspeichers in Videosignale und die Ausgabe der Videosignale, einem Signalbus für die Eingabe eines Standbildes in den zweiten Bildspeicher und einer Zentraleinheit (CPU) für die Steuerung der Schreiboperation zum Schreiben des Ausgangs des ersten Bildspeichers oder des Standbildes in den zweiten Bildspeicher.

Bei dem obigen Aufbau werden die eingegebenen Videosignale im ersten Bildspeicher so gespeichert, daß die gespeicherten Bilddaten mit ausreichend hoher Geschwindigkeit an den zweiten Bildspeicher übertragen werden können, damit eine Zeitperiode sichergestellt ist, in der die CPU das Standbild im zweiten Bildspeicher speichern kann.

Gemäß dem obigen Stand der Technik werden der erste Bildspeicher und der zweite Bildspeicher ausschließlich für Eingabe- bzw. Ausgabeoperationen von Videosignalen verwendet. Wenn daher auf dem Bildschirm kein Videosignal angezeigt wird, wird der für die Eingabe bestimmte Bildspeicher nicht verwendet. Das heißt, daß eine Verwendung dieses Bildspeichers für andere Zwecke bisher nicht betrachtet worden ist. Beispielsweise könnte der Speicher auch für die Ausgabe verwendet werden.

Nun wird ein herkömmliches Beispiel, das aus JP 2-82 758-A bekannt ist, beschrieben.

In Fig. 27 ist ein Blockschaltbild des Aufbaus dieses Beispiels gezeigt; die dort gezeigte Einrichtung umfaßt Rasterpuffer 200 und 202, einen Zähler 204, einen Bildspeicher 206 und einen Schreibsteuerabschnitt 208. In die Rasterpuffer 200 oder 202 werden in einem mit einem Daten-Taktsignal synchronisierten Zeitmaß Eingangsdaten geschrieben. Die Puffer 200 und 202 bilden einen Doppel-Puffersystem. Entsprechend einem Zählerstand, der in dem das Daten-Taktsignal zählenden Zähler 204 akkumuliert wird, wird in vorgegebenen Zeitintervallen ein Umschaltvorgang zwischen den Puffern vorgenommen. Während in einen der Puffer Daten eingegeben werden, wird ein Datenraster, d. h. die einem

Raster äquivalenten Daten, vom anderen Puffer in den Bildspeicher 206 ausgegeben. Die Operation des Schreibens von Daten in den Speicher 206 wird synchron zu einem Anzeige-Taktsignal ausgeführt. Der Schreibsteuerabschnitt 208 erzeugt mit Bezug auf ein horizontales Synchronisationssignal HD ein Schreibenanforderungssignal WREQ, das die Ausgabe eines Rasters aus dem Bildspeicher 206 befiehlt.

Fig. 28 ist ein Signal-Impulsdiagramm des herkömmlichen Beispiels.

Die Eingangsdaten werden während mehrerer Rasterperioden unabhängig vom Anzeige-Taktsignal und vom horizontalen Synchronisationssignal HD, die als Referenzsignale für den Betrieb des Bildspeichers 206 verwendet werden, im Rasterpuffer 200 oder 202 gespeichert. Wenn die Daten aus dem Puffer 200 oder 202 ausgelesen werden, werden die Daten in einem mit dem Anzeige-Taktsignal synchronisierten Zeitmaß in einer durch das Schreibenanforderungssignal WREQ befohlenen Rasterperiode in den Bildspeicher 206 geschrieben. In dem herkömmlichen Beispiel können über einen Kanal aufeinanderfolgend eingegebene Dateneinheiten vollständig in den Bildspeicher geschrieben werden, selbst wenn das Daten-Taktsignal nicht mit dem Anzeige-Taktsignal übereinstimmt.

Im Stand der Technik können aufeinanderfolgend über einen Kanal eingegebene Daten in einen Bildspeicher gespeichert werden. Die aufeinanderfolgend eingegebenen Daten enthalten beispielsweise Videosignale.

Um jedoch Eingabe- und Ausgabeoperationen von Videosignalen über zwei oder mehr Kanäle auszuführen, sind andere Techniken erforderlich, die bisher noch nicht betrachtet worden sind.

Es ist daher eine erste Aufgabe der vorliegenden Erfindung, ein Verfahren und eine Einrichtung für die Zusammensetzung und Anzeige von Bildern zu schaffen, wobei ein Speicher für Eingabe- und Ausgabeoperationen gemeinsam genutzt wird und die Größe eines Bildspeichers leicht erweitert werden kann.

Es ist eine zweite Aufgabe der vorliegenden Erfindung, ein Verfahren und eine Einrichtung für die Zusammensetzung und Anzeige von Bildern zu schaffen, wobei über zwei oder mehr Kanäle mit verschiedenen Synchronisationssignalen gelieferte Videosignale in einen Bildspeicher gleichzeitig eingegeben und aus diesem ausgegeben werden können.

Die erste Aufgabe wird gemäß der vorliegenden Erfindung gelöst durch eine Bildzusammensetzungseinrichtung, die umfaßt: einen Videoeingabeabschnitt für die Umwandlung von eingegebenen Videosignalen in Bilddaten, einen Bildspeicher, der mehrere Bildspeicherelemente mit jeweils identischem Aufbau enthält, einen Videoausgabeabschnitt für die Ausgabe von im Bildspeicher gespeicherten Bilddaten an einen Anzeigeabschnitt, einen Steuerabschnitt für die Steuerung der Wahl der Verbindung der einzelnen Bildspeicherelemente mit dem Videoeingabeabschnitt oder dem Videoausgabeabschnitt, eine CPU für die Steuerung der Graphikdaten und einen Bildzeichnungsabschnitt für die Entwicklung von eingegebenen Graphikdaten in Bildelementdaten und zum Schreiben der Bildelementdaten in die Bildspeicherelemente oder zum Lesen von Bilddaten aus den Bildspeicherelementen und für die Gewinnung eines Werkes wie etwa einer Konstruktionszeichnung aus den Bilddaten.

Die erste Aufgabe wird ferner erfindungsgemäß gelöst durch ein Verfahren gemäß Anspruch 14.

In dieser Konfiguration der vorliegenden Erfindung

werden die Verbindungen der jeweiligen Bildspeicherelemente mit dem Videoeingabeabschnitt und dem Videoausgabeabschnitt gesteuert, wobei die Anzahl der mit dem Videoeingabeabschnitt oder dem Videoausgabeabschnitt zu verbindenden Elemente beliebig festgelegt werden kann. Der Bildzeichnungsabschnitt liest die Bilddaten, die in den mit dem Videoeingabeabschnitt verbundenen Bildspeicherelementen gespeichert sind und gewinnt daraus ein Werk, woraufhin er die sich ergebenden Bilddaten in die mit dem Videoausgabeabschnitt verbundenen Bildspeicherelemente ausgibt und dabei Bilddaten und Videosignale unter der Steuerung der CPU zusammensetzt.

In diesem Zusammenhang gibt der elementare Bildspeicher (das Bildspeicherelement) sämtliche Einheiten des Bildspeichers an, die den gesamten Bildspeicher bilden.

Die zweite Aufgabe wird erfindungsgemäß gelöst durch eine Bildeingabe-/Bildausgabeeinrichtung für die Ausführung von Eingabe- und Ausgabeoperationen für erste und zweite Videosignale; diese Einrichtung umfaßt einen Bildspeicher zum Speichern von ersten Daten bzw. zweiten Daten, die in den ersten bzw. in den zweiten Videosignalen enthalten sind, einen Puffer für die Übertragung und Speicherung der zweiten Daten, eine Zeitgebereinrichtung für die Ausgabe einer Austastlücke oder einer Arbeitsperiode des ersten Videosignals in Form eines Zeiteinstellungssignals und eine Zeitverschachtelungs-Steuereinrichtung, die aktiv ist, wenn sie vom Puffer eine Anforderung für eine Übertragungsperiode empfängt, in der die zweiten Daten zwischen dem Bildspeicher und dem Puffer übertragen werden, und die an den Puffer eine Übertragungsbestätigung ausgibt; durch die Ausgabe einer solchen Übertragungsbestätigung wird eine der von der Zeitgebereinrichtung angegebenen Perioden der Übertragungsperiode der zweiten Daten zugeordnet. Der Puffer gibt die Forderung nach einer Zuweisung der Übertragungsperiode für die zweiten Daten an die Zeitverschachtelungs-Steuereinrichtung aus und stellt für die zweiten Daten eine Verbindung mit dem Bildspeicher her, wenn die Übertragungsperiode auf diese Weise zugewiesen worden ist.

Die zweite Aufgabe wird ferner erfindungsgemäß gelöst durch ein Verfahren gemäß Anspruch 19.

Bei dieser Konfiguration der erfindungsgemäßen Bildeingabe-/Bildausgabeeinrichtung speichert der Bildspeicher erste Daten und zweite Daten, die in ersten bzw. zweiten Videosignalen enthalten sind. Der Puffer wird für die Übertragung und Speicherung der zweiten Daten verwendet. Die Zeitgebereinrichtung gibt als Zeitgebersignal eine Austastlücke (eine horizontale oder eine vertikale Austastlücke) oder eine Arbeitsperiode (eine horizontale oder vertikale Arbeitsperiode) des ersten Videosignals aus. Die Zeitverschachtelungs-Steuereinrichtung wird aktiv, wenn sie eine Forderung vom Puffer nach einer Übertragungsperiode empfängt, in der zwischen dem Bildspeicher und dem Puffer eine Verbindung hergestellt wird, woraufhin sie an den jeweiligen Puffer eine Übertragungsbestätigung ausgibt; dadurch wird eine der von der Zeitgebereinrichtung angegebenen Perioden der Übertragungsperiode für die zweiten Daten zugewiesen. Der Puffer gibt die Forderung nach einer Zuordnung der Übertragungsperiode für die zweiten Daten an die Zeitverschachtelungs-Steuereinrichtung aus und stellt für die zweiten Daten eine Verbindung mit dem Bildspeicher her, wenn die Übertragungsperiode zugewiesen wird.

Weitere Aufgaben, Merkmale und Vorteile der Erfindung sind in den Neben- und Unteransprüchen, die sich auf bevorzugte Ausführungsformen der vorliegenden Erfindung beziehen, angegeben.

Die Erfindung wird im folgenden anhand bevorzugter Ausführungsformen mit Bezug auf die Zeichnungen näher erläutert; es zeigen:

Fig. 1 ein Blockschaltbild zur Erläuterung der Konfiguration einer ersten Ausführungsform der vorliegenden Erfindung;

Fig. 2 ein Blockschaltbild zur Erläuterung des Aufbaus eines Anwendungsbeispiels der vorliegenden Erfindung;

Fig. 3 eine Speicheradressen-Tabelle der elementaren Bildspeicher von Fig. 2;

Fig. 4 ein Flußdiagramm zur Erläuterung eines Verfahrens zum Kombinieren eines Computergraphik-Bildes mit Videosignalen;

Fig. 5 eine schematische Darstellung zur Erläuterung eines Anzeigebildschirms des zusammengesetzten Bildes, das sich aus der Kombination des Computergraphik-Bildes mit den Videosignalen ergibt;

Fig. 6 eine Steuertabelle für die Überwachung der Verbindungen zwischen den Bildspeicherelementen und den Videoeingabeabschnitten bzw. Videoausgabeabschnitten;

Fig. 7 eine Darstellung zur Erläuterung der Konstruktion eines Bildspeichers, wenn eine Bildelement-Verschachtelung vorhanden ist bzw. wenn keine Bildelement-Verschachtelung vorhanden ist;

Fig. 8 ein Blockschaltbild zur Erläuterung des Aufbaus des Videoeingabeabschnittes;

Fig. 9 ein Blockschaltbild zur Erläuterung des Aufbaus des Videoausgabeabschnittes;

Fig. 10 ein Blockschaltbild zur Erläuterung des Aufbaus eines Bildspeicherelementes;

Fig. 11 ein Signal-Impulsdiagramm für eine Operation, in der ein neues Bild als Standbild in aktualisierten Bildspeicherelementen gespeichert wird;

Fig. 12 ein Signal-Impulsdiagramm für eine Operation, in der jedes Bild von Eingangsvideosignalen in Bildspeicherelementen gespeichert wird;

Fig. 13 ein Signal-Impulsdiagramm für die Operation in Fig. 12, in der die Daten, die mittels eines Bildzeichnungsabschnittes aus Bildspeicherelementen ausgelesen werden, die Periode eines (Einzel-) Bildes überschreiten;

Fig. 14 ein Signal-Impulsdiagramm einer Operation, in der ein Bild von Eingangsvideosignalen, die einer Verkleinerungs- oder Zeiträfferoperation zugehören, in Bildspeicherelementen gespeichert wird;

Fig. 15 ein Signal-Impulsdiagramm einer Operation, in der Videosignale von mit dem Videosignalausgabeabschnitt verbundenen Bildspeicherelementen über ein Doppelpuffersystem ausgegeben werden;

Fig. 16 ein Signal-Impulsdiagramm zur Erläuterung der Operation eines Video-RAM in den Bildspeicherelementen;

Fig. 17 ein Blockschaltbild des Aufbaus einer alternativen Ausführungsform der vorliegenden Erfindung;

Fig. 18 ein Blockschaltbild einer zweiten Ausführungsform der vorliegenden Erfindung;

Fig. 19 ein Blockschaltbild des Aufbaus einer Videosignal-Schnittstellenschaltung, die als Eingang ein NTSC-Videosignal empfängt;

Fig. 20 ein Blockschaltbild des Aufbaus einer Videosignal-Schnittstellenschaltung, die ein RGB-Videosignal ausgibt;

Fig. 21 ein Signal-Impulsdiagramm zur Erläuterung

der Grundoperation der zweiten Ausführungsform;

Fig. 22 ein Blockschaltbild einer dritten Ausführungsform der vorliegenden Erfindung;

Fig. 23 ein Signal-Impulsdiagramm zur Erläuterung der Grundoperation der dritten Ausführungsform;

Fig. 24 ein Signal-Impulsdiagramm zur Erläuterung von Operationen, die auf die Grundoperation der dritten Ausführungsform bezogen sind;

Fig. 25 ein Blockschaltbild einer vierten Ausführungsform der vorliegenden Erfindung;

Fig. 26 ein Signal-Impulsdiagramm zur Erläuterung der Operation der vierten Ausführungsform;

Fig. 27 ein Blockschaltbild eines herkömmlichen Beispiels;

Fig. 28 ein Signal-Impulsdiagramm zur Erläuterung der Operation des herkömmlichen Beispiels von Fig. 27;

Fig. 29 ein Blockschaltbild zur Erläuterung von Einzelheiten der zweiten Ausführungsform der vorliegenden Erfindung;

Fig. 30 ein Blockschaltbild zur Erläuterung von Einzelheiten des Signaleingabeabschnittes, der das NTSC-Videosignal empfängt; und

Fig. 31 ein Blockschaltbild zur Erläuterung von Einzelheiten des Signalausgabeabschnittes, der das NTSC-Videosignal ausgibt.

In Fig. 1 ist ein Blockschaltbild des Aufbaus einer ersten Ausführungsform der vorliegenden Erfindung gezeigt. Dieses System umfaßt Bildspeicher-Baueinheiten oder Bildspeicherelemente 1 bis 8 mit jeweils identischem Aufbau, einen Videosignaleingabeabschnitt 11 für die Umwandlung von Eingangsvideosignalen in digitale Bilddaten und die Ausgabe der Daten in die Elemente 1 bis 8, einen Bildsynchronisationssignal-Erfassungsabschnitt 12 für die Erfassung eines Bildsynchronisationssignals von Eingangsvideosignalen und für die Ausgabe der Signale an die Elemente 1 bis 8, einen Videosignalausgabeabschnitt 13 zum Auslesen von Daten aus den Elementen 1 bis 8 und zum Umwandeln der Daten in Videosignale, einen Bildsynchronisationssignal-Erzeugungsabschnitt 14 für die Erzeugung von der Ausgabe von Videosignalen dienenden Bildsynchronisationssignalen und für die Ausgabe der erzeugten Signale an die Elemente 1 bis 8 und an den Videosignalausgabeabschnitt 13, einen Steuerabschnitt 15 für die Steuerung der Wahl der Verbindungen der Elemente 1 bis 8 mit dem Videosignaleingabeabschnitt 11 oder dem Videosignalausgabeabschnitt 13, einen Bildzeichnungsabschnitt 16 für die Entwicklung von Bild- oder Graphikdaten der über einen später beschriebenen Signalbus empfangenen Computergraphik in Bildelementdaten und zum Schreiben von Bildelementdaten in die Elemente 1 bis 8, einen Signalbus 17 für die Ausgabe von Steuerinformation von einer CPU an den Steuerabschnitt 15 und für die Ausgabe von Graphikdaten von der CPU an den Bildzeichnungsabschnitt 16 und die erwähnte CPU 18.

Die Steuereinrichtung 15 enthält eine Steuertabelle, die später beschrieben wird. In die Steuertabelle sind die Verbindungen der geeigneten Bildspeicherelemente mit dem Videosignaleingabeabschnitt 11 oder dem Videosignalausgabeabschnitt 13 eingetragen.

Der Bildzeichnungsabschnitt 16 kann in jedem Zeitpunkt auf die Elemente 1 bis 8 zugreifen.

Da jedes Element wahlweise mit dem Videosignaleingabeabschnitt 11 oder mit dem Videosignalausgabeabschnitt 13 verbunden werden kann, können für die Eingabe- und Ausgabeoperationen dieselben Elemente verwendet werden.

Darüber hinaus kann durch die Schaffung von mehre-

ren Bildspeicherelementen mit dem gleichen Aufbau die Größe des Bildspeichers leicht erweitert werden. In dem Fall, in dem sehr feine Videosignale in das System eingegeben werden sollen, kann die Anzahl der Bildspeicherelemente, die wahlweise mit dem Videosignaleingabeabschnitt verbunden werden, erhöht werden. Wenn andererseits sehr feine Videosignale aus dem System ausgegeben werden sollen, kann die Anzahl der Bildspeicherelemente, die wahlweise mit dem Videosignalausgabeabschnitt verbunden werden, erhöht werden. In Abhängigkeit von den Anforderungen kann die Anzahl der Elemente, die wahlweise mit dem Videosignaleingabeabschnitt verbunden werden, bzw. die Anzahl der Elemente, die wahlweise mit dem Videosignalausgabeabschnitt verbunden werden, beliebig auf gewünschte Werte gesetzt werden.

In Fig. 2 ist ein Blockschaltbild der Konfiguration eines Anwendungsbeispiels der vorliegenden Erfindung gezeigt. Die gleichen Komponenten wie in Fig. 1 sind mit den gleichen Bezugszeichen bezeichnet. Die Konfiguration des Anwendungsbeispiels umfaßt Bildspeicherelemente 1 bis 8 mit jeweils identischem Aufbau, einen Videosignaleingabeabschnitt 11 für die Umwandlung von Eingangsvideosignalen in digitale Bilddaten und für die Ausgabe der Daten über eine Leitung 11a an die Elemente 1 bis 8, einen Bildsynchronisationssignal-Erfassungsabschnitt 12 für die Erfassung eines Bildsynchronisationssignals der Eingangsvideosignale und für die Ausgabe der Signale an die Elemente 1 bis 8, einen Videosignalausgabeabschnitt 13 zum Lesen von Daten aus dem Elementen 1 bis 8 über eine Leitung 13a und zum Umwandeln dieser Daten in Videosignale, einen Bildsynchronisationssignal-Erzeugungsabschnitt 14 für die Erzeugung von der Ausgabe der Videosignale dienenden Bildsynchronisationssignalen und für die Ausgabe der erzeugten Signale an die Elemente 1 bis 8 und an den Videosignalausgabeabschnitt 13, einen Steuerabschnitt 15 für die Steuerung der Wahl der Verbindungen der Elemente 1 bis 8 mit dem Videosignaleingabeabschnitt 11 oder dem Videosignalausgabeabschnitt 13, einen Bildzeichnungsabschnitt 16 für die Entwicklung von Bild- oder Graphikdaten der über einen Signalbus empfangenen Computergraphik in Bildelementdaten und zum Schreiben der Bildelementdaten in die Elemente 1 bis 8, den erwähnten Signalbus für die Ausgabe der Steuerinformation von einer CPU an den Steuerabschnitt 15 und für die Lieferung von Graphikdaten von der CPU an den Bildzeichnungsabschnitt 16 und die erwähnte CPU 18.

In der Steuereinrichtung 15 ist eine später beschriebene Steuertabelle enthalten. In die Steuertabelle ist die Wahl der Verbindungen der geeigneten Bildspeicherelemente mit dem Videosignaleingabeabschnitt 11 oder dem Videosignalausgabeabschnitt 13 eingetragen. Darüber hinaus gibt die Steuereinrichtung 15 über die Leitung 11b eine Bilddaten-Spezifikation für den Videosignaleingabeabschnitt 11 und über die Leitung 13b eine Bilddaten-Spezifikation für den Videosignalausgabeabschnitt 13 an. Der Bildzeichnungsabschnitt kann in jedem Zeitpunkt auf die Elemente 1 bis 8 zugreifen.

In dem gezeigten Beispiel sind die vier Elemente 1 bis 4 für Verbindungen mit dem Videosignaleingabeabschnitt 11 gewählt, während die verbleibenden vier Elemente 5 bis 8 für Verbindungen mit dem Videosignalausgabeabschnitt 13 gewählt sind. Die folgende Beschreibung wird beispielhaft für den Fall gegeben, in dem sowohl dem Eingabeabschnitt 11 als auch dem Ausgabeabschnitt 13 jeweils vier Elemente zugewiesen sind.

In Fig. 3 ist eine Speicheradressen-Tabelle der Bildspeicherelemente 1 bis 8 von Fig. 2 gezeigt.

Wie aus der Tabelle ersichtlich ist, sind für den Zugriff des Bildzeichnungsabschnittes 16 die Adressen der Elemente auf einen einzigen Speicherraum, dessen Bereich sich von der Adresse 0 bis zur Adresse $8n-1$ erstreckt, abgebildet. Jedem Element sind n Adressen zugeordnet. Wenn ein Element mit dem Eingabeabschnitt 11 verbunden ist, können die n Adressen als Eingangsadressen für Videosignale verwendet werden. Wenn dagegen das Element mit dem Ausgabeabschnitt 13 verbunden ist, können die n Adressen für die Ausgabe der Videosignale verwendet werden.

In Fig. 4 ist ein Flußdiagramm gezeigt, das der Erläuterung eines Verfahrens für die Kombination eines Computergraphik-Bildes mit Videosignalen dient. In einem Schritt 501 werden Videosignale eingegeben, die in die Elemente 1 bis 4 geschrieben werden sollen, welche für Verbindungen mit dem Eingabeabschnitt 11 ausgewählt sind. In einem Schritt 502 liest der Bildzeichnungsabschnitt 16 die Bilddaten aus den Elementen 1 bis 4 aus. In einem Schritt 503 werden die erhaltenen Bilddaten mittels numerischer Operationen wie etwa einer Oberflächenabbildung verarbeitet. In einem Schritt 505 werden die sich ergebenden Bilddaten in die Elemente 5 bis 8 geschrieben, die für Verbindungen mit dem Ausgabeabschnitt 13 bestimmt sind. In einem Schritt 504 schreibt der Bildzeichnungsabschnitt 16 ein dreidimensionales Graphikbild, zu dem die der numerischen Operation unterworfenen Bilddaten hinzugefügt werden sollen, in die Elemente 5 bis 8. Im Ergebnis werden das Computergraphik-Bild und die Videosignale in Form eines Videosignals miteinander kombiniert. In Fig. 5 ist ein Anzeigebildschirm gezeigt, in dem das zusammengesetzte Bild dargestellt ist, welches durch die Kombination des Computergraphik-Bildes mit den Videosignalen erzeugt wird.

In Fig. 6 ist eine Steuertabelle für die Steuerung der Verbindungen der Bildspeicherelemente mit dem Videosignaleingabeabschnitt bzw. mit dem Videosignalausgabeabschnitt gezeigt. Diese Tabelle ist in der Steuereinrichtung 15 enthalten.

In dieser Ausführungsform ist der Eingangspuffer als Zweifach-Puffersystem aufgebaut. Die Elemente 1 und 2 sind einem Puffer a zugewiesen, während die Elemente 3 und 4 einem Puffer b zugewiesen sind. Andererseits ist auch der Ausgangspuffer als Zweifach-Puffersystem aufgebaut. Die Elemente 5 und 6 sind einem Puffer a zugewiesen, während die Elemente 7 und 8 einem Puffer b zugewiesen sind.

Durch die Änderung der Inhalte der Steuertabelle mit dem Ziel des Wechsels der Kombination der mehreren Bildspeicherelemente ist es möglich, die Elemente in einem Einfach-, einem Zweifach- oder einem Dreifach-Puffersystem zu verwenden.

In Fig. 7 ist eine Darstellung gezeigt, mit der eine Bildspeicherkonfiguration erläutert wird, wenn eine Bildelement-Verschachtelung vorhanden ist bzw. nicht vorhanden ist.

Nun wird ein Beispiel für die Operation der Kombination der Elemente 1 und 2 beschrieben. Es wird angenommen, daß die Größe eines jeden Bildspeicherelementes durch 512 Bildelemente in Vertikalrichtung und 1024 Bildelemente in horizontaler Richtung bei einer Tiefe von 8 Bits gegeben ist. Wenn keine Bildelement-Verschachtelung ausgeführt wird, können die Bilddaten vollständig in einem einzigen Bildspeicherelement gespeichert werden. In diesem Beispiel sind jedoch zwei

Elemente in Tiefenrichtung überlappend angeordnet, um einen Bildspeicher mit 512 Bildelementen in vertikaler Richtung und 1024 Bildelementen in horizontaler Richtung bei einer Tiefe von 8 Bits zu schaffen. Wenn eine Verschachtelung der Bildelemente ausgeführt wird, wird jedes Bildspeicherelement dazu verwendet, nacheinander zwei benachbarte Bildelemente der der Speichergröße zugeordneten Bilddaten, d. h. 512 Bildelemente in vertikaler Richtung und 1024 Bildelemente in horizontaler Richtung bei einer Tiefe von 8 Bits, zu speichern.

Das Vorhandensein oder Nichtvorhandensein der Bildelement-Verschachtelung wird in die Steuertabelle der Fig. 6 eingetragen.

Durch Umschalten der Bildelement-Verschachtelung zwischen den Bildspeicherelementen kann die Bildspeichergröße und die Speicher-Zugriffsgeschwindigkeit sowohl für Videosignale, die bei konkurrentem Speicherzugriff eine Hochgeschwindigkeitslese-/schreiboperation erfordern und die einer großen Bildgröße zugehören, als auch für Videosignale, für die eine ausreichend lange Schreib-/Leseperiode zur Verfügung steht und die einer kleinen Bildgröße zugeordnet sind, optimiert werden.

In Fig. 8 ist ein Blockschaltbild des Aufbaus des Videosignaleingabeabschnittes gezeigt. Diese Konfiguration umfaßt einen NTSC-Dekodierer 71 für die Transformation eines NTSC-Signals in ein YUV-Signal, eine Umformungsmatrix 72 für die Umformung des YUV-Signals in ein RGB-Signal, eine Farbtabelle 73 für die Transformation des RGB-Signals in Bilddaten, die eine verringerte Anzahl von Bits enthalten, einen Seriell-/Parallel-Umformungsabschnitt 74 für die Parallelisierung der Bilddaten auf der Grundlage der Bildelement-Verschachtelung und einen Wähl- oder Multiplexierungsabschnitt 75 für die Wahl entweder des YUV-Signals, des RGB-Signals oder aber der Bilddaten, welche aus den RGB-Signalen gemäß einem über eine Leitung 11b empfangenen Steuersignal erhalten werden. Die vom Abschnitt 75 ausgegebenen Bilddaten werden über eine Signalleitung 11a an die Bildspeicherelemente übertragen.

Für diese Ausführungsform wird angenommen, daß die Eingangsvideosignale NTSC-Signale sind, die in den USA und in Japan als Fernsehsignale verwendet werden. Das Verfahren und die Einrichtung gemäß der vorliegenden Ausführungsform können jedoch auch für die in Europa verwendeten PAL-Signale und für Signale für das hochauflösende Fernsehen (HDTV) auf ähnliche Weise verwendet werden, wobei lediglich der NTSC-Dekodierer 71 durch einen für das betreffende Signalsystem geeigneten Dekodierer ersetzt werden muß.

In Fig. 9 ist ein Blockschaltbild des Aufbaus des Videosignalausgabeabschnittes gezeigt. Dieser Abschnitt enthält einen Wähl- oder Multiplexierungsabschnitt 81, der feststellt, ob die Bilddaten von den Bildspeicherelementen ein YUV-Signal, ein RGB-Signal oder aber Bilddaten, welche gemäß einem über eine Leitung 13b empfangenen Steuersignal aus dem RGB-Signal erhalten werden, umfassen, eine Signalleitung 13a für die Lieferung der Bilddaten von den Bildspeicherelementen an den Multiplexierungsabschnitt 81, einen Parallel-/Seriell-Umformungsabschnitt 82 für die Umformung der Bilddaten in serielle Daten gemäß der Bildelement-Verschachtelung, eine Farbpalette für die Umformung der die begrenzte Anzahl von Bits enthaltenden Daten in ein RGB-Signal, eine Umformungsmatrix 84 für die Umformung des RGB-Signals in ein YUV-Signal und einen

NTSC-Kodierer 85 für die Transformation des YUV-Signals in ein NTSC-Signal.

Für diese Ausführungsform wird angenommen, daß die Eingangsvideosignale NTSC-Signale sind, die in den USA und Japan als Fernsehsignale verwendet werden. Der Videosignalausgabeabschnitt gemäß der vorliegenden Ausführungsform kann jedoch auch für PAL- und HDTV-Signale verwendet werden, wobei lediglich der NTSC-Kodierer 85 durch einen für das betreffende Signalsystem geeigneten Kodierer ersetzt werden muß.

In Fig. 10 ist ein Blockschaltbild des Aufbaus eines Bildspeicherelementes gezeigt. Dieser Aufbau enthält einen Direktzugriffsanschluß 91, einen Direktzugriffsspeicher (RAM) 92, einen seriellen Anschluß 93, einen Puffer 94 für die Ankopplung oder Abkopplung des Videosignalausgabeabschnittes und einen Puffer 95 für die Ankopplung oder Abkopplung des Videosignaleingabeabschnittes. Diese Puffer 94 und 95 werden durch die Steuereinrichtung 15 gesteuert, derart, daß eine Verbindung mit dem Videosignaleingabeabschnitt oder dem Videosignalausgabeabschnitt hergestellt wird, wenn entweder der Eingabeabschnitt oder der Ausgabeabschnitt für die Ankopplung gewählt wird. Wie später in Verbindung mit Fig. 11 beschrieben wird, koppeln darüber hinaus die Puffer 94 und 95 die Datenpfade ab, wenn der Bildzeichnungsabschnitt 16 auf den Speicher zugreift, um zu verhindern, daß Daten an den Speicher geliefert werden. Das System enthält ferner einen Zustandsbeurteilungsabschnitt 96 für die Steuerung der Abkopplung des Puffers 95, ein Eingabe-/Ausgabe-Setzregister 98, eine Wähleinrichtung SEL 99, mit der eine Umschaltoperation zwischen dem Bildsynchronisationssignal des Eingangsvideosignals und demjenigen des Ausgangsvideosignals ausgeführt wird, ein Aktualisierungsanforderungsregister 100, ein Aktualisierungsbestätigungsregister 101, einen Synchronisationseinstellabschnitt 102, ein Verkleinerungsverhältnisregister 103, ein Schieberegister 104 und ein Verkleinerungsabschluß-Register 105.

Nun werden mit Bezug auf die Fig. 11 bis 15 die Operationen der Register und der anderen Komponenten, die in den Bildspeicherelementen enthalten sind, beschrieben.

Für das RAM 92 kann ein universales Video-RAM (VRAM) verwendet werden. Das VRAM enthält einen sogenannten Split-Puffer, der den Unterschied zwischen den Bildelement-Taktsignalen der Eingangsvideosignale bzw. der Ausgangsvideosignale absorbiert. Wenn ein dynamisches RAM (DRAM) oder ein statisches RAM (SRAM) anstelle des VRAM verwendet wird, ist es lediglich erforderlich, zusätzlich einen Puffer vorzusehen, der den Bildelement-Taktunterschied absorbiert. In Fig. 16 ist ein Signal-Impulsdiagramm gezeigt, das für die Erläuterung des VRAM im Bildspeicherelement nützlich ist.

In diesem Diagramm werden vom Videosignaleingabeabschnitt 11 Videosignale an die Elemente 1 bis 4 ausgegeben. Das den Bildelement-Zyklus des Eingangsvideosignals angegebene Bildelement-Taktsignal ist asynchron zum Speicherzyklus. In der Austastlücke unmittelbar nach dem horizontalen Synchronisationssignal ist keinerlei wirksame Bildelementinformation enthalten.

Im allgemeinen ist der Split-Puffer des VRAM als Zweifach-Puffersystem aufgebaut; jeder dieser Puffer besitzt jedoch eine Speicherkapazität, die nicht ausreicht, um die einem Raster äquivalenten Eingangsvideosignale zu speichern. Nach der Austastlücke werden

daher die Videosignale in den Split-Puffer eingegeben, der in einem mit einem Bildelement-Taktsignal synchronisierten Zeitablauf n Bildelemente speichern kann. Anschließend wird der Split-Puffer umgeschaltet, derart, daß die n nachfolgenden Bildelemente im anderen Split-Puffer gespeichert werden. Während dieser Operation werden die Daten der im Split-Puffer vollständig gespeicherten n Bildelemente von diesem Puffer an den Speicher übertragen. Die Datenübertragungsoperation wird durch ein Datenübertragungssignal, das mit dem Speicherzyklus synchronisiert ist, ausgelöst. Im Ergebnis kann durch die obige Operation der Unterschied, der auftritt, weil das Bildelement-Taktsignal zum Speicherzyklus asynchron ist, absorbiert werden.

In Fig. 11 ist ein Signal-Impulsdiagramm gezeigt, das für die Erläuterung der Operation nützlich ist, in der Daten eines neuen (Einzel-) Bildes als Standbild in einem aktualisierten Bildspeicherelement gespeichert werden.

Wenn aus den der Eingabeoperation zugeordneten Elementen 1 bis 4 die Bilddaten vollständig ausgelesen worden sind, gibt der Bildzeichnungsabschnitt 16 einen Aktualisierungsanforderungsbefehl aus und setzt den Befehl im Aktualisierungsanforderungsregister 100. Der Synchronisationseinstellabschnitt 102 versorgt das Aktualisierungsbestätigungsregister 101 synchron zum Bildsynchronisationssignal mit der Information, die angibt, daß der Befehl im Aktualisierungsanforderungsregister 100 gesetzt worden ist. Wenn das Bestätigungsregister 101 den Zustand bestätigt, setzt der Bildzeichnungsabschnitt 16 das Aktualisierungsanforderungsregister 100 zurück. Der Synchronisationseinstellabschnitt 102 schickt an das Aktualisierungsbestätigungsregister 101 in einem mit dem Bildsynchronisationssignal synchronen Zeitablauf die Information, daß das Register 100 zurückgesetzt worden ist, wie dies entsprechend bereits für die Meldung der Setzung des Befehls im Register 100 geschehen ist. Dies hat zum Ergebnis, daß das Aktualisierungsbestätigungsregister 101 während der Dauer eines Bildes in dem Zustand (der durch das Signal gesetzt worden ist) gehalten wird. Andererseits wird das an das Register 101 während der Dauer eines Bildes gesetzte Signal auch an den Zustandsbeurteilungsabschnitt 97 geschickt. Der Abschnitt 97 steuert die Abkopplung des Puffers 95, der das Bildspeicherelement mit dem Videosignaleingabeabschnitt verbindet. Während der Zeitperiode, in der der Puffer 95 abgekoppelt ist, werden die Inhalte der mit dem Videosignaleingabeabschnitt verbundenen Elemente ungeändert gehalten, so daß die Bilddaten an den Bildzeichnungsabschnitt 16 geliefert werden können.

Aufgrund eines Bildaktualisierungs-Anforderungsbefehls, der von denjenigen Bildspeicherelementen ausgegeben wird, die mit dem Videosignaleingabeabschnitt verbunden sind, werden die Bilddaten eines Bildes von Eingangsvideosignalen als neues Standbild in den Bildspeicherelementen gespeichert.

In Fig. 12 ist ein Signal-Impulsdiagramm gezeigt, das für die Erläuterung der Operation nützlich ist, in der jedes Einzelbild von Eingangsvideosignalen als bewegtes Bild in den Bildspeicherelementen gespeichert wird.

Dieses Diagramm zeigt beispielhaft eine Operation, in der die zur Eingabe verwendeten Elemente 1 bis 4 als Zweifach-Puffersystem betrieben werden. Wenn Bilddaten vollständig vom Puffer a erhalten worden sind, setzt der Bildzeichnungsabschnitt 16 das dem Puffer a zugeordnete Aktualisierungsanforderungsregister 100. Der Synchronisationseinstellabschnitt 102 meldet an

das Aktualisierungsbestätigungsregister 101 in einem mit dem Bildsynchronisationssignal synchronisierten Zeitablauf, daß das Register 100 gesetzt worden ist. Das Aktualisierungsbestätigungsregister 101 bestätigt den so gesetzten Zustand, woraufhin der Abschnitt 16 das Register 100 zurücksetzt. Während der Zeitperiode, in der das dem Puffer a zugeordnete Register 101 gesetzt gehalten wird, ist es möglich Bilddaten aus dem Puffer a zu lesen. Nach Abschluß der Leseoperation setzt der Abschnitt 16 das dem Puffer b zugeordnete Register 100. Wenn das Aktualisierungsbestätigungsregister 101 die Setzung bestätigt, setzt der Abschnitt 16 das Register 100 zurück. Während der Zeitperiode, in der das dem Puffer b zugeordnete Register 101 gesetzt gehalten wird, können Bilddaten aus dem Puffer b gelesen werden. Wenn die Leseoperation abgeschlossen ist, setzt der Abschnitt 16 erneut das dem Puffer a zugeordnete Register a. Durch wiederholte Ausführung der obigen Operationen können die jeweiligen Bilder der Eingangsvideosignale in den Bildspeicherelementen gespeichert werden.

Es wird jedoch hier angenommen, daß die Zeitperiode, die zum Lesen der Bilddaten aus der Zweifach-Puffereinheit durch den Bildzeichnungsabschnitt 16 erforderlich ist, in jedem Fall in der Periode eines Bildes (frame) liegt.

Wie oben mit Bezug auf Fig. 11 beschrieben, können durch die Schaffung des Umschaltvorgangs zwischen den Steuerverfahren zur Steuerung der Register durch den Bildzeichnungsabschnitt die Aktualisierungsoperation und die Eingabeoperation verwirklicht werden. In der Aktualisierungsoperation werden vor einer Ausgabe eines Bildaktualisierungs-Anforderungsbefehls die Inhalte der Bildspeicherelemente ungeändert gehalten, derart, daß bei der Ausgabe des Befehls nur ein Bild von Eingangsvideodaten als Standbild in den Bildspeicherelementen aktualisiert wird. In der Eingabeoperation empfangen die für die Verbindung mit dem Videosignaleingabeabschnitt gewählten Bildspeicherelemente als Eingänge von bewegten Bildern die entsprechenden Bilder von Videosignalen.

In Fig. 13 ist ein Signal-Impulsdiagramm gezeigt, das für die Erläuterung der Operation nützlich ist, in der die Zeitperiode, die zum Lesen der Bilddaten aus den Bildspeicherelementen durch den Bildzeichnungsabschnitt erforderlich ist, die Periode eines Bildes (frame) übersteigt.

In diesem Beispiel werden die Bildspeicherelemente 1 bis 4 in einem Zweifach-Puffersystem verwendet. Wenn die Bilddaten aus dem Puffer a vollständig gelesen worden sind, setzt der Bildzeichnungsabschnitt 16 das dem Puffer a zugeordnete Aktualisierungsanforderungsregister 100. Der Synchronisationseinstellabschnitt 102 meldet synchron zum Bildsynchronisationssignal an das Aktualisierungsbestätigungsregister 101, daß das Register 100 gesetzt worden ist. Wenn das Aktualisierungsbestätigungsregister 101 den Zustand bestätigt, setzt der Abschnitt 16 das Register 100 zurück. Während der Zeitperiode, in der das Register 101 gesetzt ist, können Bilddaten aus dem Puffer a gelesen werden. Nach Abschluß der Leseoperation setzt der Abschnitt 16 das Register 100. Wenn das Aktualisierungsbestätigungsregister 101 den so gesetzten Zustand bestätigt, setzt der Abschnitt 16 das Register 100 zurück. Bis zu diesem Punkt ist die Operation gleich der in Verbindung mit Fig. 12 beschriebenen Operation.

In dem Fall, in dem die Operation des Lesens der Bilddaten aus den Bildspeicherelementen durch den

Bildzeichnungsabschnitt nicht innerhalb der Periode eines Bildes abgeschlossen werden kann, wird die Leseverarbeitung ohne Unterbrechung in der Periode des nachfolgenden Bildes ausgeführt. Nach Beendigung der Leseoperation setzt der Abschnitt 16 das dem Puffer a zugeordnete Register 100. Danach kehrt die Steuerung zum normalen Verfahren der Steuerung der Register, wie es in Fig. 12 gezeigt ist, zurück.

In Fig. 14 ist ein Signal-Impulsdiagramm gezeigt, das für die Erläuterung der Operation nützlich ist, in der ein Bild von Eingangsvideosignalen, das einer Verkleinerungsoperation unterworfen worden ist, in den Bildspeicherelementen gespeichert wird.

In diesem Beispiel werden die Bildspeicherelemente in dem Zweifach-Puffersystem für die Eingabe verwendet. Der Umfang der Signale wird auf die Hälfte des ursprünglichen Umfangs verringert, so daß im Verkleinerungsverhältnisregister 103 das Verkleinerungsverhältnis "1/2" gesetzt wird.

Nachdem die Bilddaten vollständig erhalten worden sind, setzt der Abschnitt 16 das dem Puffer a zugeordnete Register 100. Der Synchronisationseinstellabschnitt 102 meldet synchron zum Bildsynchronisationssignal an das Aktualisierungsbestätigungsregister 101, daß das Register 100 gesetzt worden ist. Die Ausgabe des Synchronisationseinstellabschnittes 102 wird außerdem an das Schieberegister 104 geliefert. Im Register 104 wird die Ausgabe des Synchronisationseinstellabschnittes um die Periode eines Bildes verzögert und anschließend an das Verkleinerungsabschluß-Register 105 geliefert. Wenn das Aktualisierungsbestätigungsregister 101 bestätigt, daß das Register 100 gesetzt worden ist, setzt der Abschnitt 16 das Register 100 zurück. Anschließend bestätigt der Abschnitt 16, daß das dem Puffer a zugeordnete Verkleinerungsabschluß-Register 105 gesetzt worden ist. Wenn die Bilddaten vollständig aus dem Puffer b gelesen worden sind, setzt der Abschnitt 16 außerdem das dem Puffer b zugeordnete Register 100. Danach wird die Operation auf ähnliche Weise wie oben beschrieben wiederholt.

Gemäß diesem Verarbeitungsverfahren kann ein bewegtes Bild in Abhängigkeit vom Verkleinerungsverhältnis in die Bildspeicherelemente eingegeben werden. Hierbei muß die Anzahl der Stufen des Schieberegisters 104 in Abhängigkeit vom Verkleinerungsverhältnis geändert werden.

Darüber hinaus kann anstatt der das Verkleinerungsverhältnisregister 103 und das Schieberegister 104 umfassenden Verkleinerungssteuereinrichtung eine Steuertabelle verwendet werden, in der das Vorliegen oder Nichtvorliegen einer Verkleinerungsoperation für jedes der 30 Bilder pro Sekunde eingetragen ist, wodurch die Anzahl der pro Sekunde zu aktualisierenden Bilder beliebig gesetzt wird.

In Fig. 15 ist ein Signal-Impulsdiagramm gezeigt, das zur Erläuterung der Operation nützlich ist, in der Videosignale von den mit dem Videosignalausgabeabschnitt verbundenen Bildspeicherelementen über ein Zweifach-Puffersystem ausgegeben werden.

In diesem Beispiel werden die Bildspeicherelemente im Zweifach-Puffersystem verwendet. Wenn Bilddaten vollständig in den Puffer a geschrieben worden sind, setzt der Bildzeichnungsabschnitt 16 das dem Puffer a zugeordnete Aktualisierungsanforderungsregister 100 und setzt dann das dem Puffer b zugeordnete Aktualisierungsanforderungsregister 100 zurück. Die Synchronisationseinstelleinrichtung 102 meldet synchron zum Bildsynchronisationssignal an das Aktualisierungsbestä-

tigungsregister 101, daß das Register 100 gesetzt worden ist. Selbst wenn dem Abschnitt 16 bestätigt wird, daß das Register 101 gesetzt worden ist, setzt der Abschnitt 16 das Register 100 nicht zurück. Wenn anschließend der Schreibvorgang in den Puffer b beendet ist, setzt der Abschnitt 16 das dem Puffer b zugeordnete Register 100 und setzt das dem Puffer a zugeordnete Register 100 zurück. Nach diesem Zeitpunkt wird die Operation ähnlich wie oben wiederholt ausgeführt.

Andererseits wird das im Register 101 gesetzte Signal auch an den Zustandsbeurteilungsabschnitt 96 geschickt, dieser Abschnitt 96 steuert die Abkopplung des Puffers 94, der die Bildspeicherelemente mit dem Videosignalausgabeabschnitt verbindet. Während der Zeitperiode, in der der Puffer 94 abgekoppelt ist, können in die mit den Videosignalausgabeabschnitt verbundenen Elemente 5 bis 8 Videodaten aus dem Bildzeichnungsabschnitt 16 geschrieben werden.

Wie oben beschrieben, ist es durch die Verwendung des Bildaktualisierungs-Anforderungsbefehls für die Aktualisierung der Inhalte der Bildspeicherelemente, die für die Verbindung mit dem Videosignalausgabeabschnitt ausgewählt sind, möglich, die Bildspeicherelemente zu steuern, die als Ausgangspuffer für die Verbindung mit dem Videosignalausgabeabschnitt gewählt sind.

In Fig. 17 ist ein Blockschaltbild des Aufbaus einer alternativen Ausführungsform der vorliegenden Erfindung gezeigt. Dieses System umfaßt einen Hauptspeicher 110, eine Wähleinrichtung 112, einen Videosignaleingabeabschnitt 114, einen Rasterpuffer 116 für die Eingabe von Videosignalen, einen Rasterpuffer 118 für die Ausgabe von Videosignalen, einen Videosignalausgabeabschnitt 120, einen Bildzeichnungsabschnitt 122 und eine CPU 126. Im Hauptspeicher 110 sind Programme, darauf bezogene Daten, Graphikdaten vor und nach ihrer Entwicklung, Eingangsdaten von Videosignalen und Anzeigedaten von Videosignalen gespeichert.

Die als Eingangsdaten empfangenen Videosignale werden durch den Videosignaleingabeabschnitt 114 in digitale Bilddaten umgewandelt. Die einem Raster äquivalenten Bilddaten werden dann vorübergehend in einem mit dem Bildelement-Taktsignal der Eingangsvideosignale synchronisierten Zeitablauf im Rasterpuffer 116 gespeichert. Wenn anschließend die Wähleinrichtung 112 den Rasterpuffer 116 wählt, werden die Eingangsdaten synchron zu dem am Hauptspeicher 110 gelieferten Speicherzyklus ausgelesen. Wenn hingegen Anzeigedaten von Videosignalen aus dem Hauptspeicher 110 ausgegeben werden sollen, werden die einem Raster äquivalenten Anzeigedaten synchron zum Speicherzyklus vom Hauptspeicher 110 an den durch die Wähleinrichtung 112 gewählten Rasterpuffer geliefert. Dann liest der Videosignalausgabeabschnitt 120 die Inhalte des Rasterpuffers 118 in einem mit dem Bildelement-Taktsignal der Ausgangsvideosignale synchronen Zeitablauf aus, um die erhaltenen Daten in Videosignale zu transformieren.

Die CPU 126 steuert die Programme, die Daten derselben und Graphikdaten von Computergraphiken. In dem Fall, in dem vom Bildzeichnungsabschnitt 120 Graphikdaten entwickelt werden, wählt die Wähleinrichtung 112 den Abschnitt 122, damit dieser mit Graphikdaten vom Hauptspeicher 110 versorgt wird. Der Bildzeichnungsabschnitt 122 entwickelt die Daten und schickt die entwickelten Daten über die Wähleinrichtung 112 an den Speicher 110. Wenn dagegen Programme und darauf bezogene Daten in den Hauptspeicher

110 eingegeben und aus diesem ausgegeben werden, wählt die Wähleinrichtung 112 eine Signalleitung 124, um den Speicher 110 mit der CPU 126 zu verbinden. Das bedeutet, daß die Wähleinrichtung 112 entweder den Eingangspuffer 116, den Ausgangspuffer 118, den Bildzeichnungsabschnitt 122 oder die Signalleitung 124 wählt, um die gewählte Einheit mit dem Hauptspeicher 110 zu verbinden.

In dieser Ausführungsform kommt für den Hauptspeicher 110 eine Einzelanschlußstruktur zur Anwendung, die unter Verwendung eines dynamischen RAM (DRAM) verwirklicht ist.

Im Videosignal-Eingabebereich des Hauptspeichers 110 zum Speichern der Eingangsdaten von Videosignalen und im Videosignal-Ausgabebereich des Hauptspeichers 110 zum Speichern der Anzeigedaten von Videosignalen ist es möglich, einen Bereich mit beliebiger Größe (in Bildelementeinheiten) bereitzustellen. Hierzu muß lediglich eine Adressentabelle erzeugt werden, um die Speicherbereiche den jeweiligen Videosignal-Eingabebereichen und -Ausgabebereichen zuzuweisen. Alternativ kann der Hauptspeicher 110 im voraus in Speicherbereiche mit jeweils fester Größe, d. h. in Speicherbereichelemente unterteilt werden, derart, daß die Videosignal-Eingabebereiche und -Ausgabebereiche gemäß Kombinationen dieser Bildspeicherelemente definiert sind.

Hierbei können in einer alternativen Ausführungsform gemäß der vorliegenden Erfindung in dem in Fig. 1 gezeigten Aufbau ein Eingangsschnittstellenabschnitt für die Herstellung einer Zugriffsschnittstelle von Eingabelementen wie etwa einer Maus und einer Tastatur und eine Kommunikations-Steuereinrichtung für die Steuerung der Kommunikation mit anderen Geräten mit dem Bus 17 verbunden werden, um zwischen diesen Geräten einen Informationsaustausch zu ermöglichen, wodurch leicht ein Fernkonferenzsystem verwirklicht werden kann.

Gemäß den obigen Ausführungsformen der vorliegenden Erfindung wird für jedes Bildspeicherelement die Verbindung mit dem Videosignaleingabeabschnitt oder dem Videosignalausgabeabschnitt gewählt. Wenn daher die Steuereinrichtung die Verbindung festlegt, kann dieses Element sowohl für die Ausgabe als auch für die Eingabe von Videosignalen verwendet werden. Da die Bildspeicherelemente den gleichen Aufbau besitzen, kann selbst bei einer Zunahme ihrer Anzahl das gleiche Verfahren verwendet werden, weshalb die Hinzufügung von Bildspeicherelementen zum System erleichtert wird. Jeder der Eingabe- und Ausgabeabschnitt kann mit einer beliebigen Anzahl von Bildspeicherelementen verbunden werden.

Nun wird eine genaue Beschreibung einer Ausführungsform der vorliegenden Erfindung gegeben, mit der die zweite Aufgabe gelöst wird.

In Fig. 18 ist ein Blockdiagramm des Aufbaus einer zweiten Ausführungsform der vorliegenden Erfindung gezeigt. Das System umfaßt einen Zeitgeber 210, eine Zeitverschachtelungs-Steuereinrichtung 220, einen Bildspeicher 230, einen Prozessor 240, eine Wähleinrichtung 250, eine Videosignalschnittstelle 270 für ein erstes Videosignal, eine Monitoranzeige 275, einen Rasterpuffer 280 für ein zweites Videosignal, eine Videosignalschnittstelle 290 für das zweite Videosignal und eine Fernsehkamera 295.

Der Zeitgeber 210 setzt als Rasterdaten-Übertragungsperioden eine horizontale Austastlücke und eine horizontale Arbeitsperiode, die eine Rasterperiode des

ersten Videosignals bilden. Die Zeitverschachtelungs-Steuereinrichtung 220 weist die Rasterdaten-Übertragungsperiode, die mit der vom Zeitgeber 210 gelieferten horizontalen Arbeitsperiode übereinstimmt, der Übertragungsperiode der jeweiligen Rasterdaten des ersten Videosignals zu. Darüber hinaus wird die Rasterdaten-Übertragungsperiode, die mit der horizontalen Austastlücke übereinstimmt, der Übertragungsperiode der jeweiligen Rasterdaten des zweiten Videosignals zugewiesen. Der Prozessor 240 steuert den Zeitgeber 210 und die Zeitverschachtelungs-Steuereinrichtung 220 und verarbeitet die im Bildspeicher 230 gespeicherten Daten. Sowohl der Rasterpuffer 280 als auch die Schnittstellenabschnitte 270 und 290 können für Eingabe- und Ausgabeoperationen verwendet werden.

Wenn die Schnittstelle 270 für eine Ausgabeoperation eingestellt verwendet wird, werden während der Rasterübertragungsperiode, die mit der horizontalen Arbeitsperiode übereinstimmt, die im Anzeigebereich 230d des Bildspeichers 230 gespeicherten Rasterdaten über eine Signalleitung 270b an die Schnittstelle 270 ausgegeben, um mit dem darin erzeugten horizontalen Synchronisationssignal kombiniert zu werden, wobei das sich ergebende Signal an die Anzeige 275 geliefert wird. Das horizontale Synchronisationssignal wird über eine Leitung 270a an den Zeitgeber 210 und an die Zeitverschachtelungs-Steuereinrichtung 220 geliefert.

Wenn dagegen der Puffer 280 und die Schnittstelle 290 für eine Eingabeoperation verwendet werden, wird das von der Fernsehkamera 295 erzeugte zweite Videosignal durch die Schnittstelle 290 in ein Synchronisationssignal 290a und in Rasterdaten 290b separiert und vorübergehend im Rasterpuffer 280 gespeichert. Wenn der Rasterpuffer 280 die Daten empfängt, gibt er auf der Signalleitung 280a eine Rasterdaten-Übertragungsanforderung aus. Wenn der Rasterpuffer 280 über die Signalleitung 280b die Antwort erhält, daß die Rasterdaten des zweiten Videosignals während der Rasterperiode, die mit der horizontalen Austastlücke übereinstimmt, übertragen werden können, werden die einem Raster zugehörigen Daten aus dem Puffer 280 über die Signalleitung 280b, die Wähleinrichtung 250 und eine Signalleitung 250b in den Bereich 230i des Bildspeichers 230 geschrieben.

Gemäß dieser Ausführungsform kann in einem Betrieb, in dem die Daten eines Hochfrequenz-Videosignals aus dem Bildspeicher gelesen werden, eine horizontale Austastlücke, die nicht für den Speicherzugriff verwendet wird, für die Übertragung von Niederfrequenz-Videosignalen an denselben Bildspeicher verwendet werden. Für die Videosignale zweier Kanäle werden im allgemeinen voneinander verschiedene Synchronisationssignale verwendet. In diesem Betrieb wird jedoch eine Forderung nach der Zuweisung einer horizontalen Austastlücke ausgegeben, nachdem die Niederfrequenz-Videosignale eines Rasters vorbereitet worden sind, derart, daß die Datenübertragung nur dann ausgelöst wird, wenn die Antwort empfangen worden ist. Daher können bei der Datenübertragung die verschiedenen Synchronisationssignale zugelassen werden.

Im folgenden wird ein Signal, das von außen eingegeben oder nach außen ausgegeben wird, als Videosignal bezeichnet, während ein Videosignal, das als Raster Einheit im Rasterpuffer und im Bildspeicher verarbeitet wird, als Rasterdaten bezeichnet wird, wobei die Videosignalschnittstelle als Grenze definiert ist.

Später werden mit Bezug auf Fig. 21 Einzelheiten des

Betriebs der eben erläuterten Ausführungsform beschrieben.

In Fig. 19 ist ein Blockschaltbild des Aufbaus der Videosignalschnittstelle für die Eingabe von NTSC-Videosignalen gezeigt. Dieser Aufbau enthält eine Videosignalschnittstelle 290, einen NTSC-Dekodierer 20, einen Analog-/Digital-Umsetzer (A/D-Umsetzer) 22, einen Seriell-/Parallel-Umformer 24 und einen Synchronisationssignal-Separator 12.

Der Dekodierer 20 transformiert ein eingegebenes NTSC-Videosignal in ein RGB-Videosignal, während der A/D-Umsetzer 22 das RGB-Videosignal in ein digitales Signal umsetzt. Für die Eingabe oder Ausgabe von Videosignalen aus mehreren Kanälen in den Bildspeicher bzw. aus dem Bildspeicher ist es notwendig, die Bildspeicher-Zugriffszeit pro Raster im Vergleich zu dem Fall, in dem Eingabe- und Ausgabeoperationen von Signalen über einen einzigen Kanal erfolgen, zu minimieren. Hierzu wird die Signalverarbeitung parallel ausgebildet, was bedeutet, daß auf mehrere Bildelemente im Bildspeicher effizient zugegriffen wird. Das an den Seriell-/Parallel-Umformer 24 gelieferte Raster wird daher in parallele Form gebracht und auf eine Signalleitung 290b ausgegeben. Der Synchronisationssignal-Separator 12 erzeugt ein mit dem Raster des NTSC-Videosignals synchronisiertes horizontales Synchronisationssignal und gibt das sich ergebende Signal an den Dekodierer 20, den A/D-Umsetzer 22, den Seriell-/Parallel-Umformer 24 und auf eine Signalleitung 290a aus.

Fig. 20 ist ein Blockschaltbild, das den Aufbau der Videosignalschnittstelle für die Ausgabe des RGB-Videosignals zeigt. Der Aufbau enthält eine Videosignalschnittstelle 270, einen Parallel-/Seriell-Umformer 30, einen Digital-/Analog-Umsetzer (D/A-Umsetzer) 32 und einen Synchronisationssignal-Generator 14.

Ein über die Leitung 270b an den Umformer 30 geliefertes Raster ist parallelisiert worden, um die Bildspeicher-Zugriffszeit pro Raster zu minimieren. Der Umformer 30 serialisiert die empfangenen Daten für jedes Bildelement und schickt die sich ergebenden Daten an den D/A-Umsetzer 32. Die Daten werden in ein RGB-Videosignal umgesetzt und ausgegeben. Der Generator 14 erzeugt ein mit dem Raster des RGB-Videosignals zeitlich synchronisiertes horizontales Synchronisationssignal, das er an den Parallel-/Seriell-Umformer 30, den D/A-Umsetzer 32 und auf die Leitung 270a schickt.

Fig. 21 ist ein Signal-Impulsdiagramm, das für die Erläuterung des Betriebs der zweiten Ausführungsform nützlich ist.

Die Rasterdaten-Übertragungsperiode ist in die horizontale Austastlücke und in die horizontale Arbeitsperiode der Rasterperiode des ersten Videosignals unterteilt. Der Zeitverschachtelungs-Abschnitt 220 weist der Rasterdaten-Übertragungsperiode, die mit der horizontalen Arbeitsperiode übereinstimmt, der Übertragungsperiode der jeweiligen Rasterdaten des ersten Videosignals zu. In der Rasterdaten-Übertragungsperiode überträgt die Schnittstelle 270 die einem Raster äquivalenten Daten vom Bildspeicher 30 über die Leitung 270b.

Wenn der Puffer 280 für das zweite Videosignal und die Schnittstelle 290 für eine Eingabeoperation verwendet werden, werden die Daten eines Rasters über die Schnittstelle 290 im Rasterpuffer 280 gespeichert. Wenn die Daten im Puffer 280 vollständig gespeichert sind, d. h. wenn das nachfolgende horizontale Synchronisationssignal erzeugt worden ist, wird auf eine Leitung 280a eine Rasterdaten-Übertragungsanforderung aus-

gegeben. In dem Diagramm ist die Anforderung durch die Anstiegsflanke des Rasterdatenübertragungs-Anforderungssignals/-Antwortsignal gegeben. Wenn die Steuereinrichtung 220 eine mit der horizontalen Austastlücke übereinstimmende Rasterdaten-Übertragungsperiode zuweist, wird als Antwort auf die erwähnte Anforderung die Übertragungserlaubnis über die Leitung 280a an den Rasterpuffer 280 geschickt. Im Diagramm ist die Antwort durch die Abstiegsflanke des Rasterdatenübertragungs-Anforderungssignals/-Antwortsignals gegeben. Dann überträgt der Rasterpuffer 280 die einem Raster äquivalenten Daten über die Signalleitung 280b an den Bildspeicher 230. Die Übertragung der Rasterdaten über die mit dem Bildspeicher verbundene Signalleitung 250b wird durch die Übertragung der Rasterdaten über die Leitung 280b bewerkstelligt.

In Fig. 29 ist ein detailliertes Blockschaltbild des Aufbaus der zweiten Ausführungsform der vorliegenden Erfindung gezeigt. Die grundlegende Konfiguration dieses Systems ist gleich der in Fig. 18 gezeigten Konfiguration.

Der Aufbau enthält einen Bildspeicher 230, eine Wähleinrichtung 250, eine Videosignalschnittstelle 270 eines ersten Videosignals, einen Rasterpuffer 280 eines zweiten Videosignals, eine Videosignalschnittstelle 290 für das zweite Videosignal, einen NTSC-Eingabeabschnitt 292, einen NTSC-Ausgabeabschnitt 294, einen Seriell-/Parallel-Umformer 114 für die Umformung eines seriellen Signals in ein paralleles Signal, wenn der NTSC-Eingabeabschnitt 292 gewählt ist, und für die Umformung eines parallelen Signals in ein serielles Signal, wenn der NTSC-Ausgabeabschnitt 294 gewählt ist, einen Oszillator 202 für die Erzeugung eines Abtastfrequenz des ersten Videosignals angehenden Taktsignals, einen Taktgenerator 204 für die Formung eines vom Oszillator 202 ausgegebenen Signals, einen Zeichnungsprozessor 206, der eine Steueroperation für das Schreiben eines Computergraphik-Bildes in den Bildspeicher 230, derart, daß das Bild als erstes Videosignal ausgegeben wird, und für das Schreiben des zweiten Videosignals in den Bildspeicher 230 ausführt, eine CRTC 215 mit den Funktionen des Zeitgeberabschnittes 210 und der Zeitverschachtelungs-Steuereinrichtung 220 von Fig. 18, eine Bildspeichersynchronisations-Steuereinrichtung (FM-PPC) 225 für die Ausgabe der Adressen und der Daten an den Bildspeicher 230 zur Steuerung der Lese- und Schreiboperationen, eine Zeichnungs-Steuereinrichtung (DDA/HOST) 226 für die Erzeugung von Bilddaten einer Computergraphik und für die Setzung interner Register der CRTC 215, einen Zähler 222, der an seinem Eingang ein Synchronisationssignal des NTSC-Videosignals empfängt, um auf konkurrenente Weise den Zustand des Rasterpuffers 280 im Zeichnungsprozessor 206 zu erzeugen.

Die Schnittstelle 290 für das zweite Videosignal kann für Eingabe- und Ausgabeoperationen des NTSC-Videosignals verwendet werden. Dieser Abschnitt 290 enthält den NTSC-Eingabeabschnitt 292 und den NTSC-Ausgabeabschnitt 294, so daß zwischen diesen Abschnitten gegebenenfalls eine Umschaltoperation ausgeführt wird. In dem Fall, in dem der Zustand, daß Rasterdaten im Rasterpuffer gespeichert worden sind, anhand des Zustandes des Puffers 280 bestätigt wird, wobei dieser Zustand durch den Zähler 222 im System wiedergegeben wird, wird die Rasterdaten-Übertragungsanforderung über die Leitung 280a geschickt. Die CRTC 215 bestimmt gemäß dem Referenztaktsignal des

an sie gelieferten ersten Videosignals die horizontale Austastlücke und die horizontale Arbeitsperiode. Bei Empfang der Rasterübertragungsanforderung bestimmt die CRTC 215 eine horizontale Austastlücke, in der das Raster des zweiten Videosignals übertragen werden kann, und schickt über die Leitung 280a eine Antwort an den Rasterpuffer 280.

Der Zeichnungsprozessor 206 arbeitet in einer durch einen nicht gezeigten Prozessor 240 angegebenen Betriebsart. Die für die Betriebsart erforderliche Information enthält eine Angabe hinsichtlich der Wahl entweder des NTSC-Eingabeabschnittes 292 oder des NTSC-Ausgabeabschnittes 294, eine Angabe über die Datenübertragungsmenge eines Rasters oder eines halben Rasters, die während einer Rasterübertragung übertragen werden soll, und die Position und die Größe des NTSC-Videosignals im Bildspeicher 230.

In Fig. 30 ist ein Blockschaltbild gezeigt, das den Aufbau des Eingabeabschnittes für den Empfang des NTSC-Videosignals im einzelnen zeigt. Die grundsätzliche Konfiguration ist gleich der Konfiguration von Fig. 19.

Das in Fig. 30 gezeigte System enthält einen Y/C-Separator 21 für die Separierung eines angegebenen NTSC-Videosignals in ein Helligkeitssignal Y und ein Farbdifferenzsignal D, einen NTSC-Dekodierer 20 für die Umformung des Helligkeitssignals Y und des Farbdifferenzsignals C in ein RGB-Signal, einen Analog-/Digital-Umsetzer (A/D-Umsetzer) 22 für die Umformung des RGB-Signals in digitale Bilddaten, einen Oszillator 42 für die Erzeugung eines Abtastfrequenz des A/D-Umsetzers 22 angehenden Taktsignals, eine Phasenverriegelungsschleife (PLL) 44 für die Anpassung der Phase des Taktsignals an das Synchronisationssignal des eingegebenen NTSC-Videosignals oder des RGB-Videosignals, einen Synchronisationssignal-Separator 12 für die Separierung des multiplexierten Synchronisationssignals aus dem NTSC-Videosignal, einen Synchronisationssignal-Separator 27 für die Separierung des multiplexierten Synchronisationssignals aus dem grünen Signal (G-Signal), wenn anstelle des NTSC-Videosignals das RGB-Videosignal eingegeben wird, eine Wähleinrichtung 28 für die Wahl eines vom Synchronisationssignal-Separator 12 oder 27 ausgegebenen Synchronisationssignals, Register 46-1 bis 46-4 für die Speicherung des Wertes der Signale für die Einstellung des NTSC-Dekodierers 20 in Form eines digitalen Wertes, ein Register 46-5 für die Angabe der Wahl entweder des NTSC-Eingabeabschnittes 292 oder des NTSC-Ausgabeabschnittes 294, Digital-/Analog-Umsetzer (D/A-Umsetzer) 48-1 bis 48-4 für die Umsetzung der von den Registern 46-1 bis 46-4 angegebenen Einstellwerte für den NTSC-Dekodierer 20 in analoge Signale und einen Schalter 50-1 für den Empfang einer Angabe vom Register 46-5, durch die entweder der NTSC-Eingabeabschnitt 292 oder der NTSC-Ausgabeabschnitt 294 gewählt wird.

In Fig. 31 ist ein Blockschaltbild gezeigt, in dem Einzelheiten des Ausgabeabschnittes für die Erzeugung des NTSC-Videosignals dargestellt sind. Die grundlegende Konfiguration ist gleich der in Fig. 20 gezeigten Konfiguration, welche der Erläuterung der Videosignalschnittstelle 270 dient. Dagegen ist der NTSC-Ausgabeabschnitt von Fig. 31 ein Bauelement der Videosignalschnittstelle 290, weshalb auch die gleichen Bauteile wie in Fig. 20 mit verschiedenen Bezugszeichen bezeichnet sind.

Der Aufbau enthält einen Digital-/Analog-Umsetzer

(D/A-Umsetzer) 52 für die Umsetzung des digitalen RGB-Signals in ein analoges Signal, einen NTSC-Kodierer 54 für die Transformation des analogen RGB-Signals in ein NTSC-Videosignal, einen Oszillator 56 für die Erzeugung eines die Betriebsfrequenz des NTSC-Kodierers 54 angegebenden Taktsignals, einen Oszillator 57 für die Erzeugung einer Abtastfrequenz des digitalen RGB-Videosignals, einen Taktgenerator für die Formung eines vom Oszillator 57 ausgegebenen Signals, einen Generator 59 für das horizontale und das vertikale Synchronisationssignal, ein Register 46-6 für die temporäre Speicherung von im D/A-Umsetzer 52 einzutragenden Daten, ein Register 46-7 für die Angabe der Wahl entweder des NTSC-Eingabeabschnittes 292 oder des NTSC-Ausgabeabschnittes 294 und Schalter 50-2 und 50-3, die aufgrund einer Angabe vom Register 46-7 eine Wahl ausführen.

Obwohl in dieser Ausführungsform das erste Videosignal ohne Verwendung eines Puffers verarbeitet wird, kann wie im Falle des zweiten Videosignals ein Puffer verwendet werden. Die Verwendung des Puffers erleichtert die zeitliche Anpassung.

Nun wird eine dritte Ausführungsform der vorliegenden Erfindung beschrieben. In dieser Ausführungsform gibt ein Zeitgeber die Rasterübertragungsperiode durch die Anzahl der Raster pro Einheitszeit an, wobei diese Anzahl größer als die Summe der Gesamtzahl der Raster pro Einheitszeit des ersten Videosignals und der Gesamtzahl der Raster pro Einheitszeit des zweiten Videosignals ist. Dadurch kann für sämtliche Raster des ersten bzw. des zweiten Videosignals eine Zeitperiode für den Zugriff auf den Bildspeicher gewährleistet werden.

Darüber hinaus werden die Raster des ersten bzw. des zweiten Videosignals asynchron erzeugt. Die Zeitverschachtelungs-Steuereinrichtung weist jedoch entweder bei Empfang einer Zugriffsanforderung eines Rasters des ersten Videosignals diesem ersten Videosignal eine Rasterübertragungsperiode oder bei Empfang einer Zugriffsanforderung eines Rasters des zweiten Videosignals dem zweiten Videosignal die Rasterübertragungsperiode zu. Daher kann selbst dann, wenn die Raster des ersten und des zweiten Videosignals nicht zueinander synchron sind, die Rasterübertragungsperiode jedem Raster zugeordnet werden.

Selbst wenn Zugriffsanforderungen des ersten bzw. des zweiten Videosignals gleichzeitig ausgegeben werden und somit zwischen diesen Anforderungen ein Konflikt auftritt, kann die Zeitverschachtelungs-Steuereinrichtung eine Steueroperation ausführen, in dem sie eine Zugriffsanforderung in einen Wartezustand versetzt, derart, daß auf dem Bildspeicher nacheinander zugegriffen wird, um die ersten und die zweiten Videosignale zu verarbeiten; dadurch wird der Konflikt beseitigt. Nun wird die dritte Ausführungsform im einzelnen beschrieben.

In Fig. 22 ist ein Blockschaltbild des Aufbaus der dritten Ausführungsform der vorliegenden Erfindung gezeigt. Das System besitzt im wesentlichen den gleichen Aufbau wie das in Fig. 18 gezeigte System. Der Unterschied des Aufbaus der dritten Ausführungsform zu demjenigen der zweiten Ausführungsform besteht darin, daß anstelle der Lieferung des Synchronisationssignals 270a von der Videosignalschnittstelle 270 an den Zeitgeber 210 und an die Zeitverschachtelungs-Steuereinrichtung 220 ein Oszillator 218 verwendet wird. Darüber hinaus ist für das erste Videosignal ein Rasterpuffer 260 vorgesehen.

Der Zeitgeberabschnitt 210 empfängt vom Oszillator 218 ein Taktsignal, um eine Rasterdaten-Übertragungsperiode zu erzeugen, in der Rasterdaten des Videosignals in den Bildspeicher eingegeben oder von diesem ausgegeben werden. Die Anzahl der Rasterdaten-Übertragungsperioden pro Einheitszeit muß größer als die Summe der Gesamtzahl der Raster der ersten Videosignale pro Einheitszeit und der Gesamtzahl der Raster der zweiten Videosignale pro Einheitszeit sein.

Die Zeitverschachtelungs-Steuereinrichtung 220 empfängt über eine Signalleitung 260a von einem später beschriebenen Rasterpuffer 260 eine Raster-Übertragungsanforderung bzw. über eine Signalleitung 280a von einem später beschriebenen Rasterpuffer 280 eine Raster-Übertragungsanforderung, derart, daß sie demjenigen Rasterpuffer, der die Anforderung tatsächlich ausgegeben hat, eine Rasterdaten-Übertragungsperiode zuweist. Das Ergebnis der Zuweisung wird über die Leitung 260a oder 280a an den betreffenden Rasterpuffer gemeldet. Darüber hinaus wird über die Leitung 220a an den Bildspeicher 230 ein Steuersignal geschickt, gleichzeitig wird über eine Signalleitung 220b an eine Wähleinrichtung 250 ein Befehl geschickt, um einen der beiden Rasterpuffer mit dem Bildspeicher 230 zu verbinden.

Das System enthält ferner einen Prozessor 240, der den Zeitgeber 210 und die Zeitverschachtelungs-Steuereinrichtung 220 steuert und die im Bildspeicher 230 gespeicherten Rasterdaten verarbeitet.

Sowohl die Rasterpuffer 260 und 280 als auch die Videosignalschnittstellen 270 und 290 können für Eingabe- und Ausgabeoperationen eingestellt werden.

Wenn der Rasterdatenpuffer 260 und die Videosignalschnittstelle 270 für das erste Videosignal für eine Ausgabeoperation verwendet werden, werden die im Rasterpuffer 260 gespeicherten Rasterdaten über eine Signalleitung 270b an die Schnittstelle 270 geliefert und mit einem horizontalen Synchronisationssignal, das in der Schnittstelle 270 erzeugt wird, kombiniert, woraufhin das Ergebnis als Videosignal an die Monitoranzeige 275 ausgegeben wird. Der Rasterpuffer 260 gibt auf die Leitung 260a eine Rasterdaten-Übertragungsanforderung aus, wenn die Rasterdaten von ihm vollständig ausgegeben worden sind. Wenn der Rasterpuffer 260 über die Leitung 260a eine Übertragungsbestätigung empfängt, wird über eine Leitung 250b, die Wähleinrichtung 250 und die Leitung 260b vom Bildspeicher 230 ein in einen Videoanzeigebereich 230d desselben geladenes Raster von Daten an den Rasterpuffer 260 ausgegeben.

Wenn andererseits der Rasterpuffer 280 und die Videosignalschnittstelle 290 für das zweite Videosignal für eine Eingabeoperation verwendet werden, wird das von einer Fernsehkamera 295 ausgegebene Videosignal von der Videosignalschnittstelle 290 in ein Synchronisationssignal 290a und in Rasterdaten 290b, die vorübergehend im Rasterpuffer 280 gespeichert werden, separiert. Wenn die Daten gespeichert worden sind, gibt der Rasterpuffer 280 auf die Leitung 280a eine Rasterdaten-Übertragungsanforderung aus. Wenn er als Antwort hierauf die Erlaubnis zur Übertragung der Daten über die Leitung 280b empfängt, schreibt der Rasterpuffer 280 über die Leitung 280b, die Wähleinrichtung 250 und die Leitung 250b in den Videosignal-Eingabebereich 230i des Bildspeichers 230 ein Raster von Daten.

In Fig. 23 ist ein Signal-Impulsdiagramm gezeigt, das für die Erläuterung der Grundoperation der dritten Ausführungsform der vorliegenden Erfindung nützlich ist.

Die Anzahl der Rasterdaten-Übertragungsperioden pro Einheitszeit muß größer als die Summe der Gesamtzahl der Raster des ersten Videosignals und der Gesamtzahl des zweiten Videosignals pro Einheitszeit sein.

Wenn der Rasterpuffer 260 und die Videosignalschnittstelle für das erste Videosignal auf eine Ausgangsoperation eingestellt sind, gibt der Rasterpuffer 260 an die Schnittstelle 270 ein Raster von Daten aus. Nach Abschluß der Ausgabeoperation, d. h. nach Erzeugung des nächsten horizontalen Synchronisationssignals, gibt der Puffer 260 auf die Leitung 260a eine Rasterdaten-Übertragungsanforderung aus. In dem Diagramm ist die Anforderung durch die Anstiegsflanke des Rasterdatenübertragungs-Anforderungssignals/-Antwortsignals gegeben.

Wenn die Zeitverschachtelungs-Steuereinrichtung 220 eine Rasterdaten-Übertragungsperiode zuweist, wird die Übertragungserlaubnis als Antwort auf die erwähnte Anfrage über die Leitung 260a an den Rasterpuffer 260 gemeldet. In dem Diagramm ist die Antwort durch die Abstiegsflanke des Rasterdatenübertragungs-Anforderungssignals/-Antwortsignals gegeben. Dann empfängt der Rasterpuffer 260 über die Leitung 260b vom Bildspeicher 230 ein Raster von Daten.

Wenn andererseits der Rasterpuffer 280 und die Videosignalschnittstelle 290 für das zweite Videosignal für eine Eingabeoperation verwendet werden, wird von der Schnittstelle 290 ein Raster von Daten geliefert, um im Rasterpuffer 280 gespeichert zu werden. Wenn die Daten vollständig gespeichert sind, d. h. wenn das nächste horizontale Synchronisationssignal erzeugt worden ist, gibt der Rasterpuffer 280 eine Rasterdaten-Übertragungsanforderung an die Leitung 280a aus. In dem Diagramm ist die Anforderung durch die Anstiegsflanke des Rasterdatenübertragungs-Anforderungssignals/-Antwortsignals gegeben. Wenn die Steuereinrichtung 220 eine Rasterdaten-Übertragungsperiode zuweist, wird die eine Antwort auf die erwähnte Anforderung darstellende Übertragungserlaubnis über die Leitung 280a an den Puffer 280 gemeldet. In dem Diagramm ist die Antwort durch die Abstiegsflanke des Rasterdatenübertragungs-Anforderungssignals/-Antwortsignals gegeben. Dann überträgt der Rasterpuffer 280 über die Leitung 280b ein Raster von Daten an den Bildspeicher 230. Die Übertragung der Rasterdaten über die Leitung 250b, die direkt mit dem Bildspeicher 230 verbunden ist, wird als Rasterdatenübertragung über die Leitungen 260b bzw. 280b bewerkstelligt.

Wenn während einer Übertragungsperiode mehrere Rasterdatenübertragungs-Anforderungen auftreten und wenn folglich zwischen diesen Anforderungen ein Konflikt entsteht, weist die Zeitverschachtelungs-Steuereinrichtung 220 die Rasterdaten-Übertragungsperiode dem ersten der Rasterpuffer und die nachfolgende Periode dem zweiten Rasterpuffer zu. Die Priorität bei der Zuweisung der Übertragungsperiode kann beliebig festgelegt sein. Beispielsweise kann die Periode in Übereinstimmung mit der Reihenfolge des Empfangs der Übertragungsanforderungen zugewiesen werden.

In Fig. 24 ist ein Signal-Impulssdiagramm gezeigt, das für die Erläuterung der Operationen nützlich ist, die sich aus der Grundoperation der dritten Ausführungsform der vorliegenden Erfindung ergeben.

In der obigen Beschreibung wird in jeder Rasterdaten-Übertragungsperiode ein Raster von Daten übertragen; die Menge der zu übertragenden Daten muß jedoch nicht notwendig auf ein Raster von Daten begrenzt sein. In Fig. 24 sind die einem Raster des zweiten

Videosignals äquivalenten Daten in zwei untergeordnete Dateneinheiten unterteilt. Die Anzahl der Rasterdaten-Übertragungsperioden pro Einheitszeit ist größer als die Summe der Gesamtzahl der Raster des ersten Videosignals pro Einheitszeit und eines Wertes, der durch die Verdoppelung der Anzahl der Raster des zweiten Videosignals pro Einheitszeit erhalten wird. Die hiervon verschiedenen Verarbeitungsprozeduren sind gleich denjenigen des Signal-Impulssdiagramms von Fig. 23. Wenn ein Raster eine große Anzahl von Bildelementen enthält und während einer Rasterdaten-Übertragungsperiode nicht vollständig übertragen werden kann, ist es sehr wirksam, für die Übertragung dieses Verfahrens zu übernehmen, in dem die Rasterdaten in mehrere untergeordnete Dateneinheiten unterteilt werden.

In Fig. 25 ist ein Blockschaltbild des Aufbaus einer vierten Ausführungsform der vorliegenden Erfindung gezeigt. Der Aufbau enthält einen Oszillator 140, einen Zeitgeberabschnitt 150, eine Zeitverschachtelungs-Steuereinrichtung 152, einen Prozessor 126, einen Hauptspeicher 110, eine Wähleinrichtung 112, einen Rasterpuffer 116 eines ersten Videosignals, eine Videosignalschnittstelle 114 für das erste Videosignal, einen Rasterpuffer 118 eines zweiten Videosignals und eine Videosignalschnittstelle 120 für das zweite Videosignal.

In dieser Ausführungsform sind ein als Hauptspeicherbereich des Prozessors 126 verwendeter Speicher und ein Bildspeicher für die Speicherung von Videosignalen physikalisch in einen Hauptspeicher 110 integriert.

Der Zeitgeber 150 empfängt vom Oszillator 140 ein Taktsignal, um eine Rasterdaten-Übertragungsperiode für die Eingabe oder Ausgabe eines Rasters von Videosignalen in den bzw. vom Bildspeicher.

Die Zeitverschachtelungs-Steuereinrichtung 152 empfängt über eine Leitung 116a von einem später beschriebenen Rasterpuffer 160 eine Rasterdaten-Übertragungsanforderung bzw. über eine Leitung 118a vom später beschriebenen Rasterpuffer 118 eine Rasterdaten-Übertragungsanforderung, wobei sie die Übertragungsperiode demjenigen Rasterpuffer zuweist, der die Anforderung geschickt hat. Das Zuweisungsergebnis wird über die Leitung 116a bzw. 118a an den betreffenden Rasterpuffer gemeldet. Darüber hinaus wird über die Leitung 152a an den Hauptspeicher 110 ein Steuersignal geschickt, gleichzeitig wird über eine Leitung 152b an die Wähleinrichtung 112 ein Befehl geschickt, damit diese entweder den Rasterpuffer 116, den Rasterpuffer 118 oder den Prozessor 126 wählt.

Der Prozessor 126 steuert den Zeitgeber 150 und die Zeitverschachtelungs-Steuereinrichtung 152 und verarbeitet die Daten, die im Hauptspeicher 110 gespeicherten Rasterdaten umfassen.

Die Rasterpuffer 116 und 118 und die Videosignalschnittstellen 114 und 120 können sowohl für Eingabe- als für Ausgabeoperationen verwendet werden.

Wenn der Puffer 116 und die Schnittstelle 114 für das erste Videosignal für eine Ausgabeoperation verwendet werden, werden die im Puffer 116 gespeicherten Rasterdaten über eine Leitung 114b an die Schnittstelle 114 ausgegeben und mit einem in der Schnittstelle 114 erzeugten horizontalen Synchronisationssignal kombiniert und anschließend als erstes Videosignal ausgegeben. Wenn ein Raster von Daten vollständig aus dem Rasterpuffer 116 ausgegeben worden ist, gibt dieser auf die Leitung 116a eine Rasterdaten-Übertragungsanforderung aus. Wenn der Rasterpuffer 116 als Antwort auf

die erwähnte Anforderung über die Leitung 116a eine Übertragungserlaubnis empfängt, werden von einem Videosignal-Anzeigebereich 110d des Hauptspeichers 110 über eine Leitung 112b, die Wähleinrichtung 112 und eine Leitung 116b die nächsten zu einem Raster äquivalenten Daten in den Puffer eingegeben.

Wenn andererseits der Rasterpuffer 118 und die Schnittstelle 120 für das zweite Videosignal für eine Eingabeoperation verwendet werden, wird das eingegebene zweite Videosignal von der Schnittstelle 120 in ein Synchronisationssignal 120a und in Rasterdaten 120b, die im Puffer 118 temporär gespeichert werden, separiert. Am Ende der Datenspeicherung gibt der Puffer auf eine Leitung 118a eine Rasterdaten-Übertragungsanforderung aus. Wenn er als Antwort auf diese Anforderung über die Leitung 118a eine Übertragungserlaubnis empfängt, wird vom Puffer 118 über die Signalleitung 118b, die Wähleinrichtung 112 und die Leitung 112b ein Raster von Daten an den Videosignal-Eingabebereich 110i übertragen.

Wie oben beschrieben ist die Operation der vierten Ausführungsform im wesentlichen identisch mit der Operation der in Fig. 18 gezeigten zweiten Ausführungsform. Der Speicherabschnitt der vorliegenden vierten Ausführungsform ist jedoch durch einen Hauptspeicher gegeben, der sowohl der Speicherung von Videosignalen als auch der vom Prozessor 126 verarbeiteten Daten dient. Um daher einen zufriedenstellenden Durchsatz von Zugriffen vom Prozessor 126 auf den Hauptspeicher 110 zu gewährleisten, muß die Anzahl der Rasterdaten-Übertragungsperioden pro Einheitszeit folgendermaßen festgesetzt werden: zur Gesamtzahl der Raster des ersten bzw. des zweiten Videosignals pro Einheitszeit muß eine bestimmte Zeitperiode hinzugefügt werden.

In Fig. 26 ist ein Signal-Impulsdiagramm gezeigt, das für die Erläuterung der Operation der vierten Ausführungsform der vorliegenden Erfindung nützlich ist.

Die Inhalte des Diagramms sind fast identisch mit den Inhalten des in Fig. 21 gezeigten Diagramms bezüglich der zweiten Ausführungsform. Der Unterschied besteht darin, daß während der Rasterdaten-Übertragungsperiode an den Speicher, die in Fig. 25 durch die Leitung 112b gegeben ist, eine Periode, in der keine Rasterdaten von Videosignalen übertragen werden, von der CPU für den Speicherzugriff verwendet wird.

Wie oben wird erfindungsgemäß ein zeitverschachteltes Zugriffsteuerverfahren verwendet, in dem die Gesamtzugriffszeit des Bildspeichers auf Videosignale von zwei oder mehr Kanälen aufgeteilt ist. Außerdem enthalten derartige Videosignale voneinander verschiedene Synchronisationssignale, weshalb erfindungsgemäß ein Bildspeicher-Zugriffverfahren mit asynchronen Eigenschaften betrachtet wird.

Durch die vorliegende Erfindung können die Inhalte eines einzigen Bildspeichers als Videosignale von zwei Kanälen mit unterschiedlichen Synchronisationssignalen ausgegeben werden. Wenn daher eine Bedienungsperson ein auf einem Anzeigeschirm eines Computer-Arbeitsplatzes angezeigtes Bild mit sehr feinen Videosignalen betrachtet, kann sie einen Videokassettenrekorder betätigen, um gleichzeitig ausgegebene NTSC-Videosignale auf ein Video-Magnetband aufzuzeichnen.

Darüber hinaus ist es möglich, von einer Fernsehkamera oder dergleichen eingegebene Videosignale im Bildspeicher zu speichern, während die Inhalte des einzigen Bildspeichers an ein Anzeigebild ausgegeben werden. Beispielsweise können die im Speicher gespeicher-

ten Inhalte als Anzeigebild ausgegeben werden, nachdem eine Überlagerungsoperation, in der die gespeicherten Videosignale Bilddaten überlagert werden, und/oder eine Zusammensetzungsoperation, in der in den Bilddaten ein Videofenster hergestellt wird, ausgeführt worden ist.

Die vorliegende Erfindung ist außerdem auf einen Computer-Arbeitsplatz anwendbar, der in einem Multimedia-Präsentationssystem und in einem elektronischen Fernkonferenzsystem verwendet werden kann. Gemäß den oben beschriebenen Ausführungsformen der vorliegenden Erfindung kann eine Bildeingabe-/Bildausgabereinrichtung geschaffen werden, in der Videosignale von zwei oder mehr Kanälen mit unterschiedlichen Synchronisationssignalen gleichzeitig in einen einzigen Bildspeicher eingegeben oder aus diesem ausgegeben werden können.

Obwohl besondere Ausführungsformen der vorliegenden Erfindung gezeigt und beschrieben worden sind, ist es für den Fachmann offensichtlich, daß verschiedene Änderungen und Abwandlungen ausgeführt werden können, ohne vom Geist und vom Umfang der vorliegenden Erfindung abzuweichen.

Patentansprüche

1. Einrichtung für die Zusammensetzung und Anzeige von Bildern, dadurch gekennzeichnet, daß Informationen eines von einem Bildleser oder einer Festplatte gelieferten Standbildes und Informationen von von einer Kamera erhaltenen bewegten Bildern in einem Bildspeicher (1-8) gespeichert werden und die Informationen bezüglich der bewegten Bilder und des Standbildes miteinander kombiniert werden, um ein Bild zusammenzusetzen und anzuzeigen; und eine Steuereinrichtung (15) vorgesehen ist, die die Speicherbereiche im Bildspeicher (1-8) variabel festlegt, derart, daß in diesen die Informationen bezüglich der bewegten Bilder bzw. die Informationen bezüglich des Standbildes gespeichert werden können.
2. Einrichtung gemäß Anspruch 1, dadurch gekennzeichnet, daß der Bildspeicher (1-8) mehrere Bildspeicherelemente mit jeweils identischem Aufbau enthält; und die Bildspeicherelemente (1-8) für die Speicherung der Informationen bezüglich der bewegten Bilder bzw. für die Speicherung der Informationen bezüglich des Standbildes entsprechend bestimmt werden.
3. Einrichtung für die Zusammensetzung und Anzeige von Bildern, dadurch gekennzeichnet, daß eine eingegebene erste Information und eine eingegebene zweite Information in einem Bildspeicher (1-8) gespeichert werden und die erste Information mit der zweiten Information kombiniert wird, um ein Bild zusammenzusetzen und anzuzeigen; und ein erster Bereich des Bildspeichers (1-8) zum Speichern der ersten Information und ein zweiter Bereich des Bildspeichers (1-8) zum Speichern der zweiten Information beliebig bestimmt werden können.
4. Einrichtung für die Zusammensetzung und Anzeige von Bildern, gekennzeichnet durch einen Videosignaleingabeabschnitt (11) für die Umformung eines eingegebenen Videosignals in Bild-

daten;

einen Bildspeicher (1-8), der mehrere Bildspeicherelemente mit jeweils identischem Aufbau umfaßt;

einen Videosignalausgabeabschnitt (13) für die Ausgabe von im Bildspeicher (1-8) gespeicherten Daten an einen Anzeigeabschnitt;

eine Steuereinrichtung (15) für die Steuerung der Bestimmung der Verbindung eines jeden der mehreren Bildspeicherelemente (1-8) mit dem Videosignaleingabeabschnitt (11) oder dem Videosignalausgabeabschnitt (13);

eine CPU (18) für die Steuerung von Graphikdaten; und

einen Bildzeichnungsabschnitt (16) für die Entwicklung der in ihn eingegebenen Graphikdaten in Bildelementdaten und zum Schreiben der Bildelementdaten in die Bildspeicherelemente (1-8) oder zum Auslesen von Bilddaten aus den Bildspeicherelementen (1-8) und zur Ausbildung eines Werkes anhand der Bilddaten.

5. Einrichtung gemäß Anspruch 4, dadurch gekennzeichnet, daß die Steuereinrichtung (15) eine Tabelle enthält, in der für jedes der Bildspeicherelemente (1-8) eine Eintragung enthalten ist, die die Verbindung mit dem Videosignaleingabeabschnitt (11) oder mit dem Videosignalausgabeabschnitt (13) angibt.

6. Einrichtung gemäß Anspruch 4, dadurch gekennzeichnet, daß die Anzahl der mit dem Videosignaleingabeabschnitt (11) oder mit dem Videosignalausgabeabschnitt (13) zu verbindenden Bildspeicherelemente (1-8) beliebig bestimmt werden kann.

7. Einrichtung gemäß Anspruch 4, dadurch gekennzeichnet, daß der Bildzeichnungsabschnitt (16) in den Bildspeicherelementen (1-8) gespeicherte Bilddaten liest und anschließend daraus ein Werk entwickelt, wobei er die sich ergebenden Bilddaten an den Videosignalausgabeabschnitt (13) ausgibt.

8. Einrichtung gemäß Anspruch 4, dadurch gekennzeichnet, daß die Steuereinrichtung (15) dann, wenn aus den Bildspeicherelementen (1-8) ein Einfach-Puffersystem, ein Zweifach-Puffersystem oder ein Dreifach-Puffersystem (a, b) konfiguriert ist, die Verbindung eines jeden der Bildspeicherelemente (1-8) entsprechend dem Typ des Puffers bestimmt.

9. Einrichtung gemäß Anspruch 4, dadurch gekennzeichnet, daß die Bildspeicherelemente (1-8) jeweils wenigstens eine Einrichtung enthalten, mit denen eine Umschaltoperation zwischen einer Verbindung mit dem Videosignaleingabeabschnitt (11) und einer Verbindung mit dem Videosignalausgabeabschnitt (13) ausgeführt werden kann.

10. Einrichtung gemäß Anspruch 4, dadurch gekennzeichnet, daß

die Steuereinrichtung (15) eine Tabelle enthält, in der für jedes der Bildspeicherelemente (1-8) eine Eintragung enthalten ist, die angibt, ob eine Bildelement-Verschachtelung vorhanden ist oder nicht; und

der Videosignalausgabeabschnitt (13) dann, wenn in die Tabelle das Vorhandensein einer Bildelement-Verschachtelung eingetragen ist, die von den Bildspeicherelementen (1-8) parallel ausgegebenen Daten empfängt und in serielle Daten umformt und anschließend die umgeformten Daten ausgibt.

11. Einrichtung für die Zusammensetzung und An-

zeige von Bildern, gekennzeichnet durch einen Videosignaleingabeabschnitt (11) für die Umformung eines eingegebenen Videosignals in Bilddaten;

einen Bildspeicher (1-8), der mehrere Bildspeicherelemente mit jeweils identischem Aufbau umfaßt;

einen Videosignalausgabeabschnitt (13) für die Ausgabe vom im Bildspeicher (1-8) gespeicherten Bilddaten an einen Anzeigeabschnitt;

eine Steuereinrichtung (15) für die Steuerung der Verbindung eines jeden der mehreren Bildspeicherelemente (1-8) mit dem Videosignaleingabeabschnitt (11) oder dem Videosignalausgabeabschnitt (13);

eine CPU (18) für die Steuerung von Graphikdaten; und

einen Bildzeichnungsabschnitt (16) für die Entwicklung der in ihn eingegebenen Graphikdaten in Bildelementdaten und zum Schreiben der Bildelementdaten in die mit den Videosignalausgabeabschnitt (13) verbundenen Bildspeicherelemente oder zum Auslesen der Bilddaten aus den mit den Videosignaleingabeabschnitt (11) verbundenen Bildspeicherelementen und zum Ausbilden eines Werkes anhand der Bilddaten;

wobei die Videosignale in die mit dem Videosignaleingabeabschnitt (11) verbundenen Bildspeicherelemente gemäß einem Aktualisierungsanforderungsbefehl vom Bildzeichnungsabschnitt (16) eingegeben werden.

12. Einrichtung gemäß Anspruch 11, dadurch gekennzeichnet, daß die Bildspeicherelemente (1-8) jeweils ein Aktualisierungsanforderungsregister (100) umfassen, um darin einen Aktualisierungsanforderungsbefehl vom Bildzeichnungsabschnitt (16) zu erhalten.

13. Elektronisches Fernkonferenzsystem, in dem über Kommunikationseinrichtungen zwischen mehreren Konferenz-Endgeräten Informationen ausgetauscht werden, dadurch gekennzeichnet, daß jedes Konferenz-Endgerät eine Steuereinrichtung (15) aufweist, die dann, wenn in einem Bildspeicher (1-8) Informationen bezüglich eines von einem Bildleser oder einer Festplatte empfangenen Standbildes und Informationen bezüglich von einer Kamera empfangenen bewegten Bildern gespeichert werden sollen, auf variable Weise Speicherbereiche im Bildspeicher (1-8) bestimmt, in denen die Information bezüglich der bewegten Bilder bzw. die Information bezüglich des Standbildes gespeichert werden soll, wobei die Steuereinrichtung (15) über die Kommunikationseinrichtungen an die anderen Konferenz-Endgeräte eine Information überträgt, die durch die Kombination der Information bezüglich der bewegten Bilder mit der Information bezüglich des Standbildes, die im Bildspeicher (1-8) gespeichert sind, erhalten wird.

14. Verfahren für die Zusammensetzung und Anzeige von Bildern, gekennzeichnet durch die folgenden Schritte:

Verbinden eines Bildspeichers (1-8), der mehrere Bildspeicherelemente mit jeweils identischem Aufbau umfaßt, mit einem Videosignaleingabeabschnitt (11), um ein Videosignal zu empfangen und in Bilddaten umzuformen, oder mit einem Videosignalausgabeabschnitt (13), um im Bildspeicher (1-8) gespeicherte Bilddaten an einen Anzeigeab-

schnitt auszugeben;

Schreiben von in den Videosignaleingabeabschnitt (11) eingegebenen Bilddaten in die mit den Videosignaleingabeabschnitt (11) verbundenen Bildspeicherelemente;

Lesen der Bilddaten aus den Bildspeicherelementen und Erzeugen eines Werkes anhand der Bilddaten;

Schreiben der erzeugten Bilddaten in die mit dem Videosignalausgabeabschnitt (13) verbundenen Bildspeicherelemente; und

Anzeigen der in die Bildspeicherelemente geschriebenen Bilddaten.

15. Verfahren gemäß Anspruch 14, dadurch gekennzeichnet, daß die Werk-Verarbeitung eine Abbildungsoperation enthält, in der die aus den Speicherelementen ausgelesenen Bilddaten auf im voraus gespeicherte Graphikdaten abgebildet werden.

16. Einrichtung für die Eingabe/Ausgabe von Bildern, in die erste Videosignale und zweite Videosignale eingegeben oder von der erste Videosignale und zweite Videosignale ausgegeben werden, gekennzeichnet durch

einen Bildspeicher (1-8) zum Speichern von ersten Daten bzw. von zweiten Daten, die in den ersten bzw. in den zweiten Videosignalen enthalten sind;

einen Puffer (280) für die Übertragung und Speicherung der zweiten Daten;

eine Zeitgebereinrichtung (210) für die Ausgabe einer Austastlücke oder einer Arbeitsperiode des ersten Videosignals als Zeitgebersignal; und

eine Zeitverschachtelungs-Steuereinrichtung (220), die aufgrund des Empfangs einer Forderung vom Puffer (280) nach einer Übertragungsperiode, in der die zweiten Daten zwischen dem Bildspeicher (230) und dem Puffer (280) übertragen werden sollen, arbeitet und an den Puffer (280) eine Übertragungserlaubnis ausgibt, wobei sie eine der von der Zeitgebereinrichtung (210) gemeldeten Perioden der Übertragungsperiode für die zweiten Daten zuweist,

wobei der Puffer (280) an die Zeitverschachtelungs-Steuereinrichtung (220) die Zuweisungsanforderung für die Übertragungsperiode für die zweiten Daten ausgibt und eine Verbindung zum Bildspeicher (230) für die Übertragung der zweiten Daten herstellt, wenn die Übertragungsperiode zugewiesen worden ist.

17. Einrichtung für die Bildeingabe/-ausgabe, für die Eingabe und die Ausgabe eines ersten Videosignals und eines zweiten Videosignals, gekennzeichnet durch

einen Bildspeicher (230) zum Speichern von in den ersten bzw. den zweiten Videosignalen enthaltenen ersten Daten bzw. zweiten Daten;

einen ersten Puffer (260) für die Übertragung und die Speicherung der ersten Daten;

einen zweiten Puffer (280) für die Übertragung und Speicherung der zweiten Daten;

eine Zeitgebereinrichtung (210) für die Ausgabe einer Austastlücke oder einer Arbeitsperiode des ersten Videosignals als Zeitgebersignal; und

eine Zeitverschachtelungs-Steuereinrichtung (220), die aufgrund des Empfangs einer Forderung vom ersten Puffer (260) oder vom zweiten Puffer (280) nach einer Übertragungsperiode für eine Übertragung zwischen dem Bildspeicher (230) und den Puffern (260, 280) arbeitet und an die jeweiligen Puffer

(260, 280) eine Übertragungserlaubnis ausgibt, wobei sie eine der von der Zeitgebereinrichtung (210) gemeldeten Perioden der Übertragungsperiode für die ersten Daten und die andere Periode der Übertragungsperiode für die zweiten Daten zuweist,

wobei der erste Puffer (260) und der zweite Puffer (280) eine Zuweisungsforderung nach der Übertragungsperiode der ersten Daten bzw. der zweiten Daten an die Zeitverschachtelungs-Steuereinrichtung (220) ausgeben und eine Verbindung mit dem Bildspeicher (230) für die Übertragung der ersten Daten bzw. der zweiten Daten herstellen, wenn die Übertragungsperioden zugewiesen worden sind.

18. Einrichtung für die Bildeingabe/-ausgabe, für die Eingabe und die Ausgabe eines ersten Videosignals und eines zweiten Videosignals, gekennzeichnet durch

einen Bildspeicher (230) zum Speichern von im ersten Videosignal und im zweiten Videosignal enthaltenen ersten Daten bzw. zweiten Daten;

einen ersten Puffer (260) für die Übertragung und die Speicherung der ersten Daten;

einen zweiten Puffer (280) für die Übertragung und die Speicherung der zweiten Daten;

eine Zeitgebereinrichtung (210) für die Ausgabe eines Zeitgebersignals als Referenzsignal einer Übertragungsperiode, in der zwischen dem Bildspeicher (230) einerseits und dem ersten Puffer (260) und dem zweiten Puffer (280) andererseits eine Verbindung hergestellt ist; und

eine Zeitverschachtelungs-Steuereinrichtung (220), die aufgrund des Empfangs einer Forderung vom ersten Puffer (260) bzw. vom zweiten Puffer (280) nach einer Übertragungsperiode für eine Übertragung zwischen dem Bildspeicher (230) und den Puffern (260, 280) arbeitet und an die jeweiligen Puffer (260, 280) eine Übertragungserlaubnis ausgibt, wobei sie die von der Zeitgebereinrichtung (210) gemeldete Periode den Übertragungsperioden für die ersten Daten bzw. für die zweiten Daten zuweist, wobei der erste Puffer (260) und der zweite Puffer (280) jeweils Zuweisungsforderungen nach der Übertragungsperiode der ersten Daten bzw. der zweiten Daten an die Zeitverschachtelungs-Steuereinrichtung (220) ausgibt und eine Verbindung mit dem Bildspeicher (230) für die Übertragung der ersten Daten bzw. der zweiten Daten herstellt, wenn die Übertragungsperiode zugewiesen worden ist.

19. Verfahren für die Bildeingabe/-ausgabe, das in einer Einrichtung für die Bildeingabe/-ausgabe für die Übertragung von ersten und zweiten Videosignalen verwendet wird, wobei die Einrichtung einen Bildspeicher (230) zum Speichern von ersten Daten und von zweiten Daten, die im ersten Videosignal bzw. im zweiten Videosignal enthalten sind, und einen Puffer (280) für die Übertragung und Speicherung der zweiten Daten umfaßt, gekennzeichnet durch die folgenden Schritte:

Ausgeben einer Austastlücke oder einer Arbeitsperiode des ersten Videosignals als Zeitgebersignal; und

Ausgeben einer Übertragungserlaubnis aufgrund des Empfangs einer Forderung vom Puffer (280) nach einer Übertragungsperiode, in der die zweiten Daten zwischen dem Bildspeicher (230) und dem Puffer (280) übertragen werden, an den Puffer (280) und Zuweisen einer der von einer Zeitgebereinrichtung (210) gemeldeten Perioden an die Übertra-

gungsperiode für die zweiten Daten, wobei der Puffer (280) die Zuweisungsforderung nach der Übertragungsperiode für die zweiten Daten an eine Zeitverschachtelungs-Steuereinrichtung (220) ausgibt und eine Verbindung mit dem Bildspeicher (230) für die Übertragung der zweiten Daten herstellt, wenn die Übertragungsperiode zugewiesen worden ist.

20. Verfahren für die Bildeingabe/-ausgabe, das in einer Einrichtung für die Bildeingabe/-ausgabe für die Eingabe und die Ausgabe eines ersten Videosignals und eines zweiten Videosignals verwendet wird, wobei die Einrichtung einen Bildspeicher (230) für die Speicherung von ersten Daten und von zweiten Daten, die im ersten Videosignal bzw. im zweiten Videosignal enthalten sind, einen ersten Puffer (260) für die Übertragung und die Speicherung der ersten Daten und einen zweiten Puffer (280) für die Übertragung und die Speicherung der zweiten Daten umfaßt, gekennzeichnet durch die folgenden Schritte:

Ausgeben eines Zeitgebersignals als Referenzsignal einer Übertragungsperiode, in der zwischen dem Bildspeicher (230) einerseits und dem ersten Puffer (260) und dem zweiten Puffer (280) andererseits eine Verbindung hergestellt ist; und Ausgeben einer Übertragungserlaubnis aufgrund des Empfangs einer Forderung vom ersten Puffer (260) bzw. vom zweiten Puffer (280) nach einer Übertragungsperiode für die Übertragung zwischen dem Bildspeicher (230) und den Puffern (260, 280) an den jeweiligen Puffer (260, 280) und Zuweisen der von einer Zeitgebereinrichtung (210) gemeldeten Periode an die Übertragungsperioden der ersten Daten bzw. der zweiten Daten; wobei der erste Puffer (260) und der zweite Puffer (280) jeweils Zuweisungsforderungen nach der Übertragungsperiode der ersten Daten bzw. der zweiten Daten an eine Zeitverschachtelungs-Steuereinrichtung (220) in Zeitpunkten ausgeben, die mit den Synchronisationssignalen der entsprechenden Videosignale synchronisiert sind, und Verbindungen mit dem Bildspeicher (230) für die Übertragung der ersten Daten bzw. der zweiten Daten herstellen, wenn die Übertragungsperioden zugewiesen worden sind.

21. Verfahren gemäß Anspruch 19, gekennzeichnet durch den Schritt des Zuweisens der Übertragungsperiode an das erste oder das zweite Videosignal und Versetzen einer dem anderen Videosignal zugewiesenen Übertragungsperiode in einen Wartezustand, bis die nachfolgende Übertragungsperiode auftritt, wenn die dem ersten Videosignal zugewiesene Datenübertragungsperiode mit der dem zweiten Videosignal zugewiesenen Datenübertragungsperiode identisch ist.

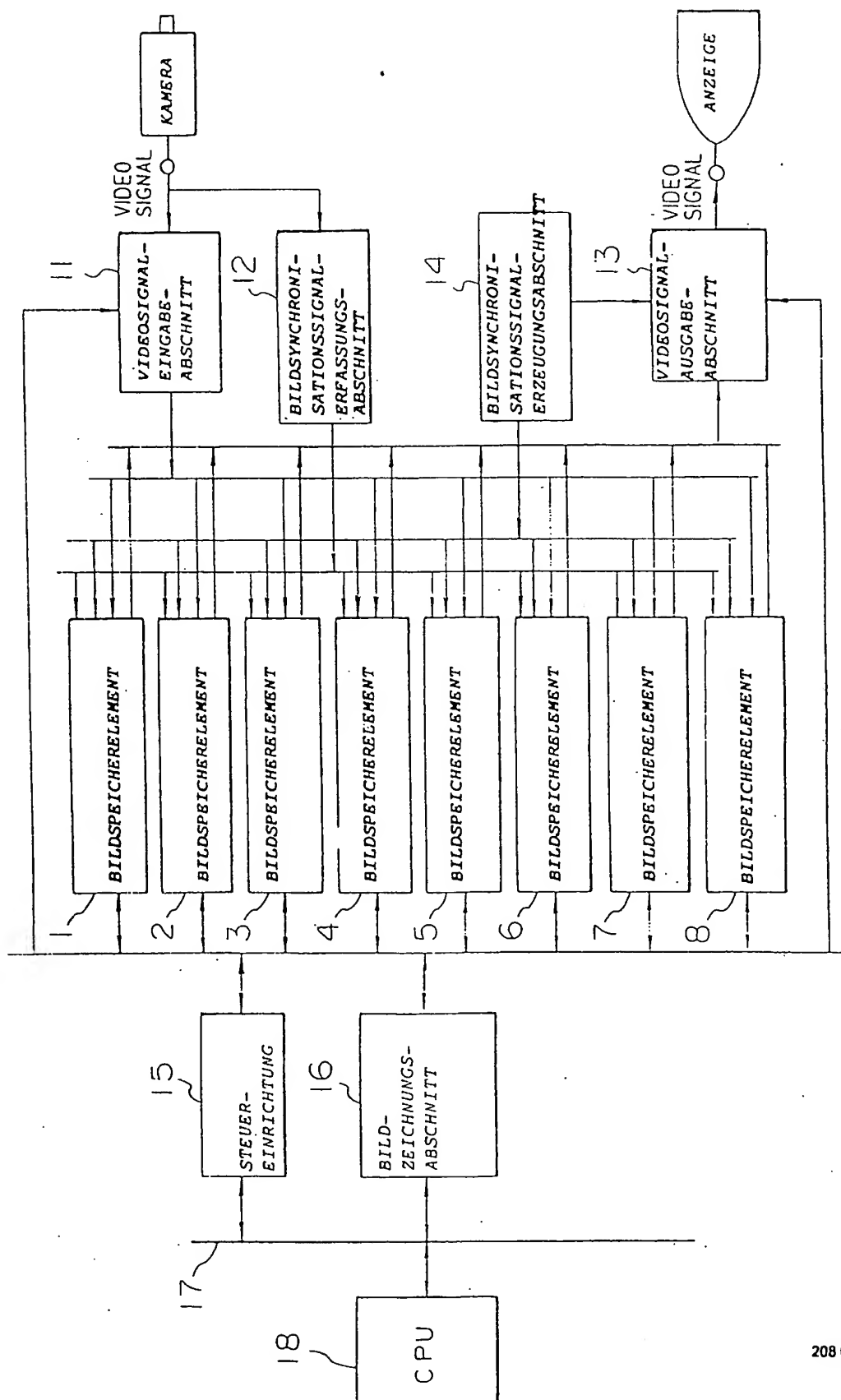
Hierzu 25 Seite(n) Zeichnungen

60

65

- Leerseite -

FIG. 1



216

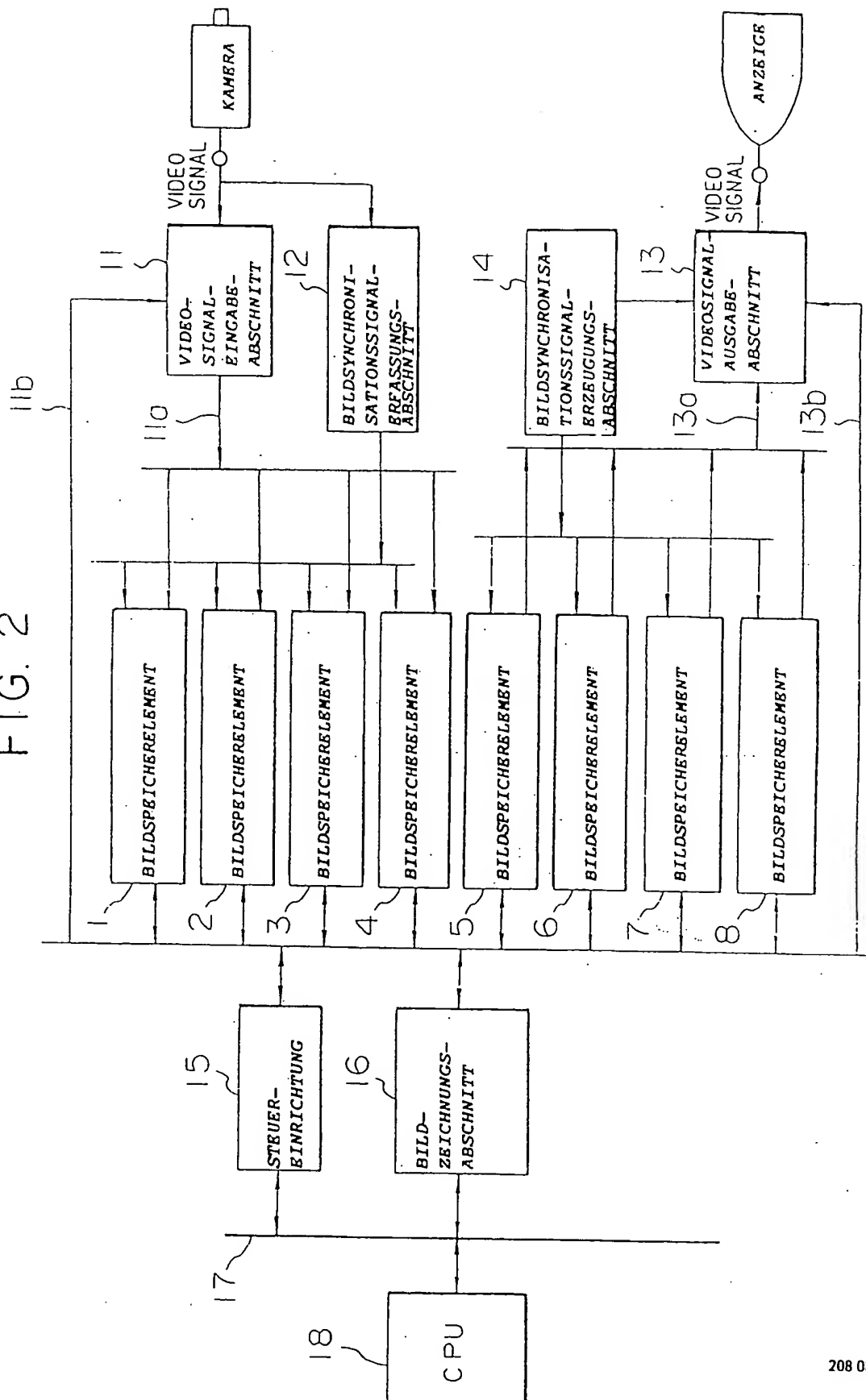
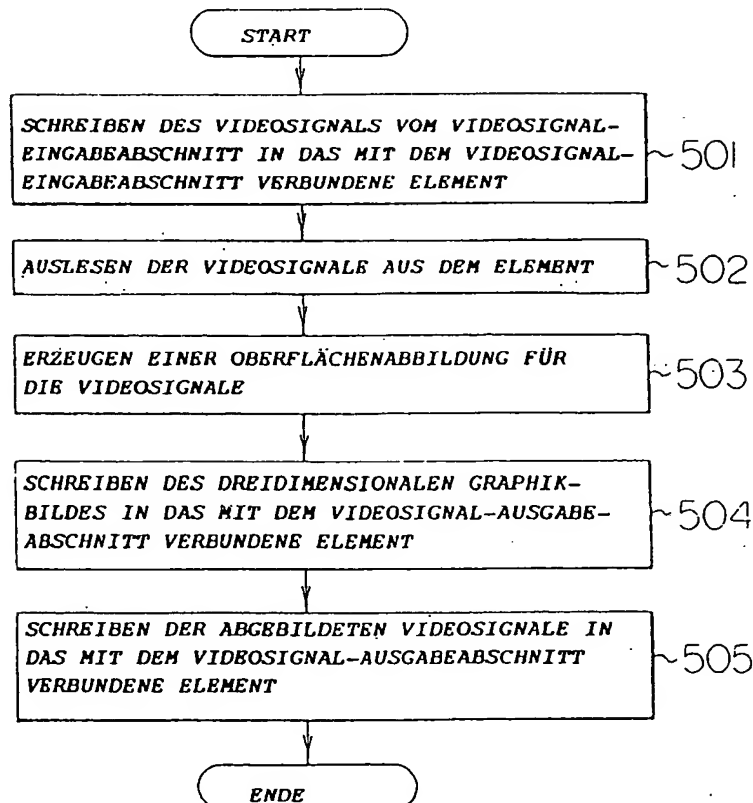


FIG. 3

SPEICHERADRESSE

0	BILDSPEICHERELEMENT AUF EINGABESEITE
n	BILDSPEICHERELEMENT AUF EINGABESEITE
2n	BILDSPEICHERELEMENT AUF EINGABESEITE
3n	BILDSPEICHERELEMENT AUF EINGABESEITE
4n	BILDSPEICHERELEMENT AUF AUSGABESEITE
5n	BILDSPEICHERELEMENT AUF AUSGABESEITE
6n	BILDSPEICHERELEMENT AUF AUSGABESEITE
7n	BILDSPEICHERELEMENT AUF AUSGABESEITE
8n-1	BILDSPEICHERELEMENT AUF AUSGABESEITE

FIG. 4



208 081/582

FIG. 5

DREIDIMENSIONALES
GRAPHIKBILD

ZUSAMMENGESETZTE BILDSCHIRMANZEIGE

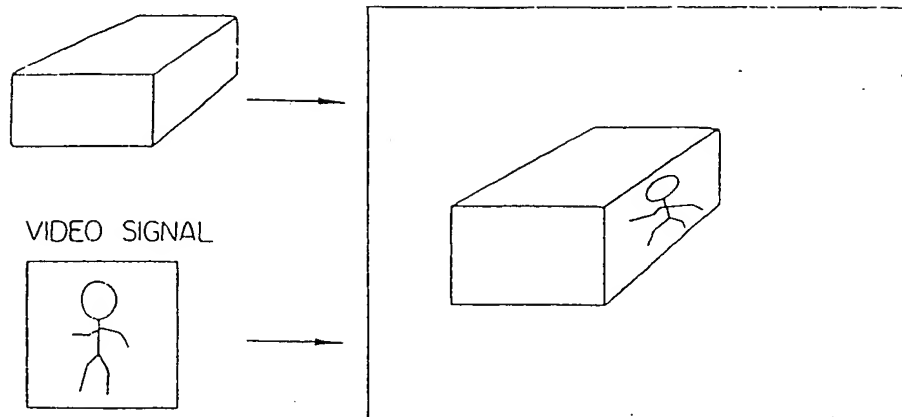


FIG. 6

PUFFER ELEMENT- NUMMER	EINGANGSPUFFER						AUSGANGSPUFFER						VORHANDENSEIN/ NICHTVORHANDEN- SEIN EINER VERSCHACHTELUNG
	EIN- FACH	ZWEIFACH		DREIFACH			EIN- FACH	ZWEIFACH		DREIFACH			
		c	b	a	b	c		a	b	a	b	c	
1		○											nicht vorhanden
2		○											nicht vorhanden
3			○										nicht vorhanden
4			○										nicht vorhanden
5								○					vorhanden
6								○					vorhanden
7									○				vorhanden
8									○				vorhanden

FIG. 7

OHNE BILDELEMENT-VERSCHACHTELUNG

MIT BILDELEMENT-VERSCHACHTELUNG

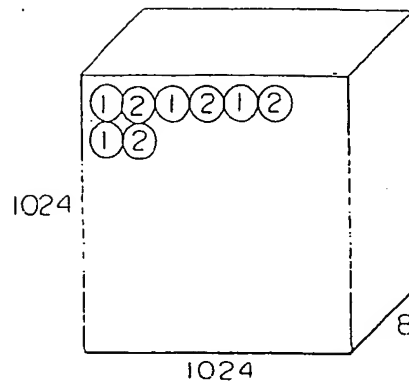
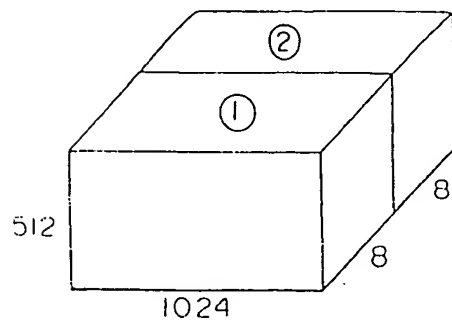


FIG. 8

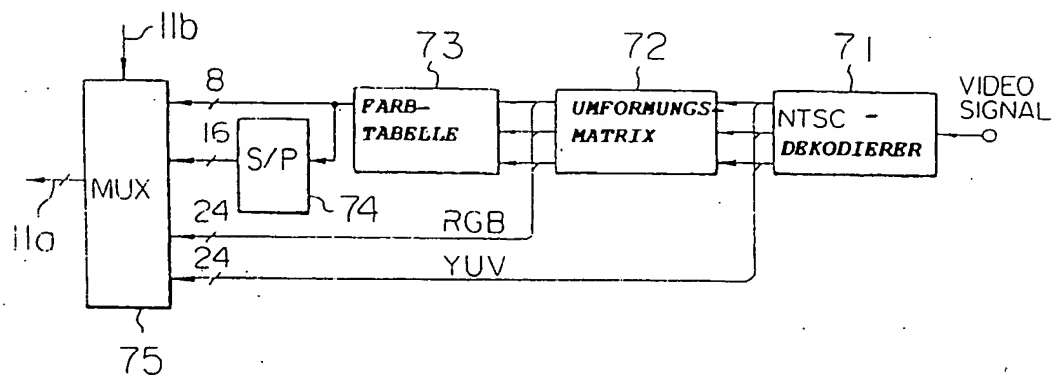
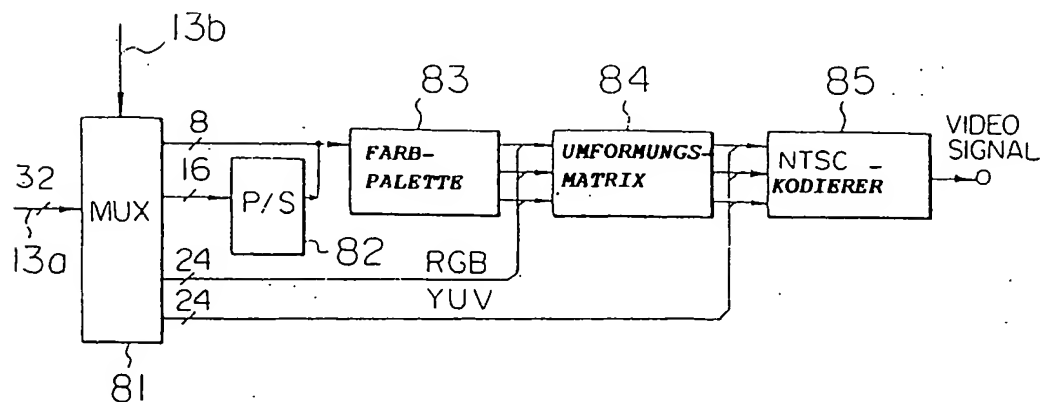


FIG. 9



208 081/582

FIG. 10

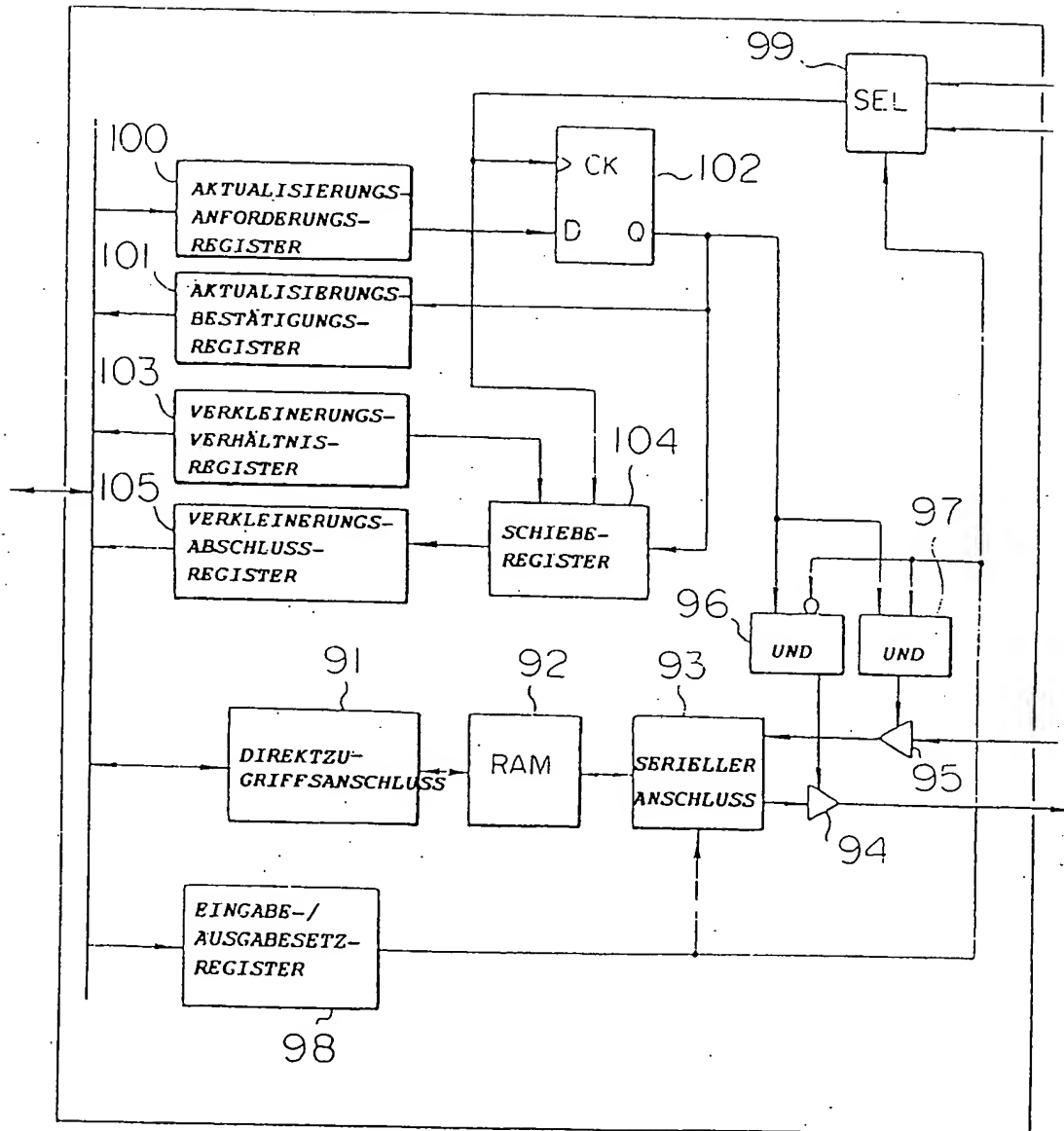


FIG. II

BILDSYNCHRONISATIONS-
SIGNAL DES EINGANGS-
VIDEOSIGNALS

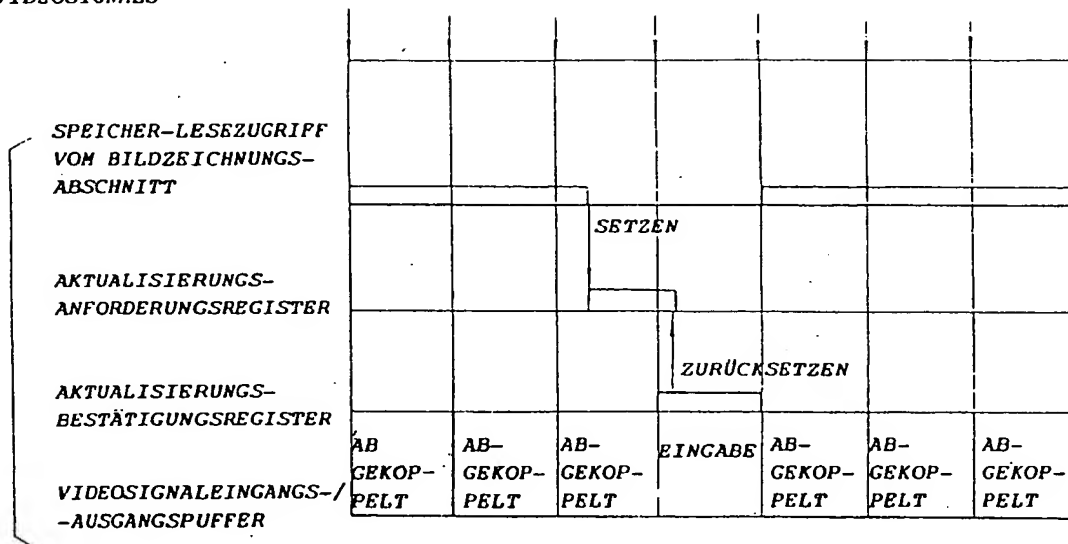


FIG. 12

BILDSYNCHRONISATIONS-
SIGNAL DES EINGANGS-
VIDEOSIGNALS

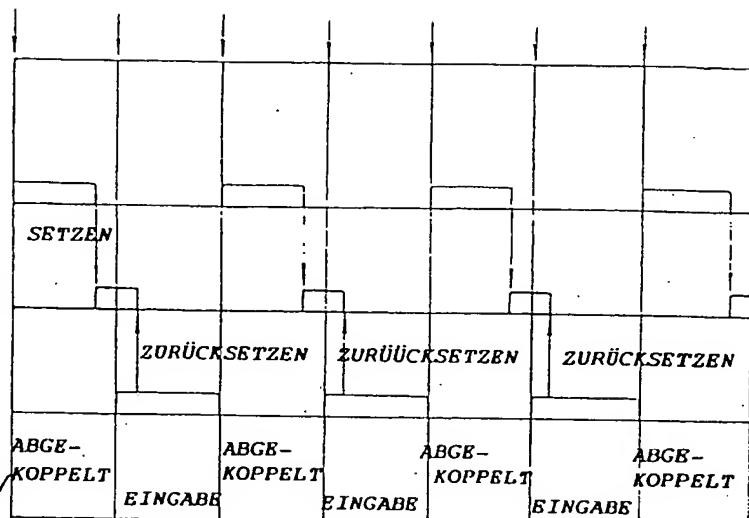
PUFFER a

SPEICHER-LESE-
ZUGRIFF VOM BILD-
ZEICHNUNGSABSCHNITT

AKTUALISIERUNGS-
ANFORDERUNGSREGISTER

AKTUALISIERUNGS-
BESTÄTIGUNGSREGISTER

VIDEOSIGNALEINGANGS-
-AUSGANGSPUFFER



PUFFER b

SPEICHER-LESE-
ZUGRIFF VOM BILD-
ZEICHNUNGSABSCHNITT

AKTUALISIERUNGS-
ANFORDERUNGSREGISTER

AKTUALISIERUNGS-
BESTÄTIGUNGSREGISTER

VIDEOSIGNALEINGANGS-
-AUSGANGSPUFFER

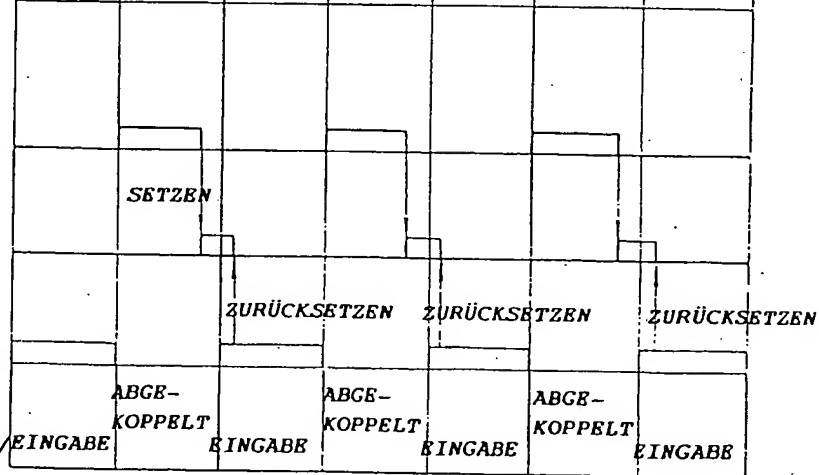


FIG. 13

BILDSYNCHRONISATIONS-
SIGNAL DES EINGANGS-
VIDEOSIGNALS

PUFFER a

SPEICHER-LESE-
ZUGRIFF VOM BILD-
ZEICHNUNGSABSCHNITT

AKTUALISIERUNGS-
ANFORDERUNGSREGISTER

AKTUALISIERUNGS-
BESTÄTIGUNGSREGISTER

ABGE-
KOPPELT
VIDEOSIGNALEINGANGS-/
-AUSGANGSPUFFER

PUFFER b

SPEICHER-LESE-
ZUGRIFF VOM BILD-
ZEICHNUNGSABSCHNITT

AKTUALISIERUNGS-
ANFORDERUNGSREGISTER

AKTUALISIERUNGS-
BESTÄTIGUNGSREGISTER

ABGE-
KOPPELT
VIDEOSIGNALEINGANGS-/
-AUSGANGSPUFFER

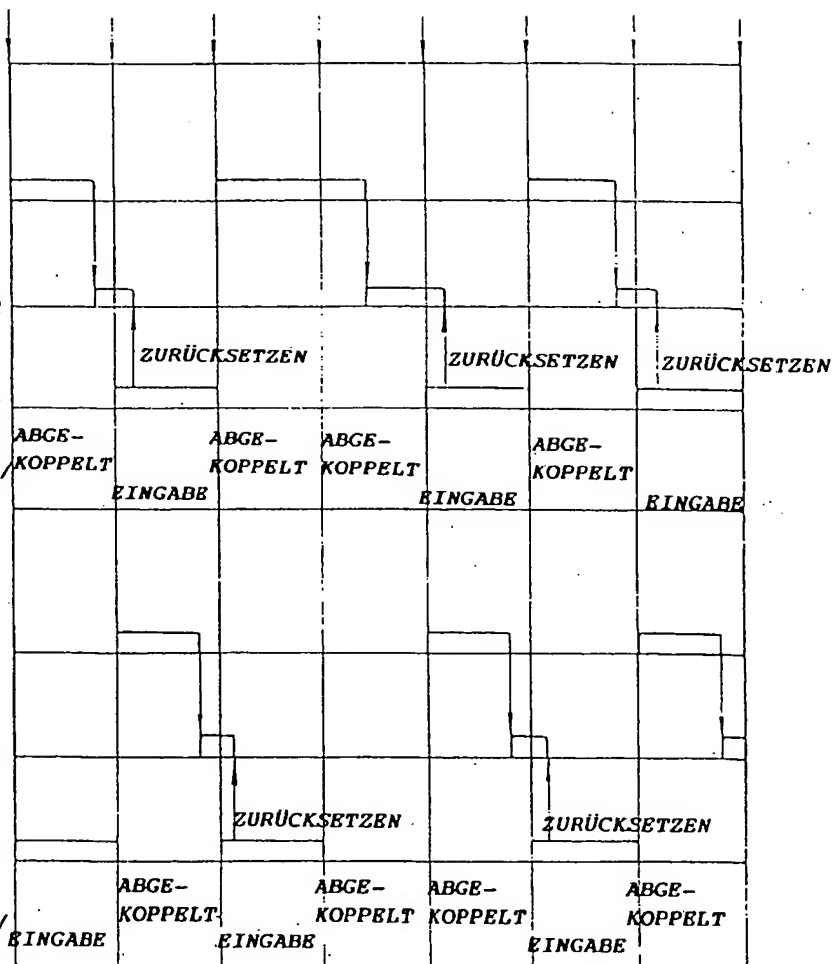


FIG. 14

BILDSYNCHRONISATIONS-
SIGNAL DES EINGANGS-
VIDEOSIGNALS

PUFFER a

SPEICHER-LESE-
ZUGRIFF VOM BILD-
ZEICHNUNGSABSCHNITT

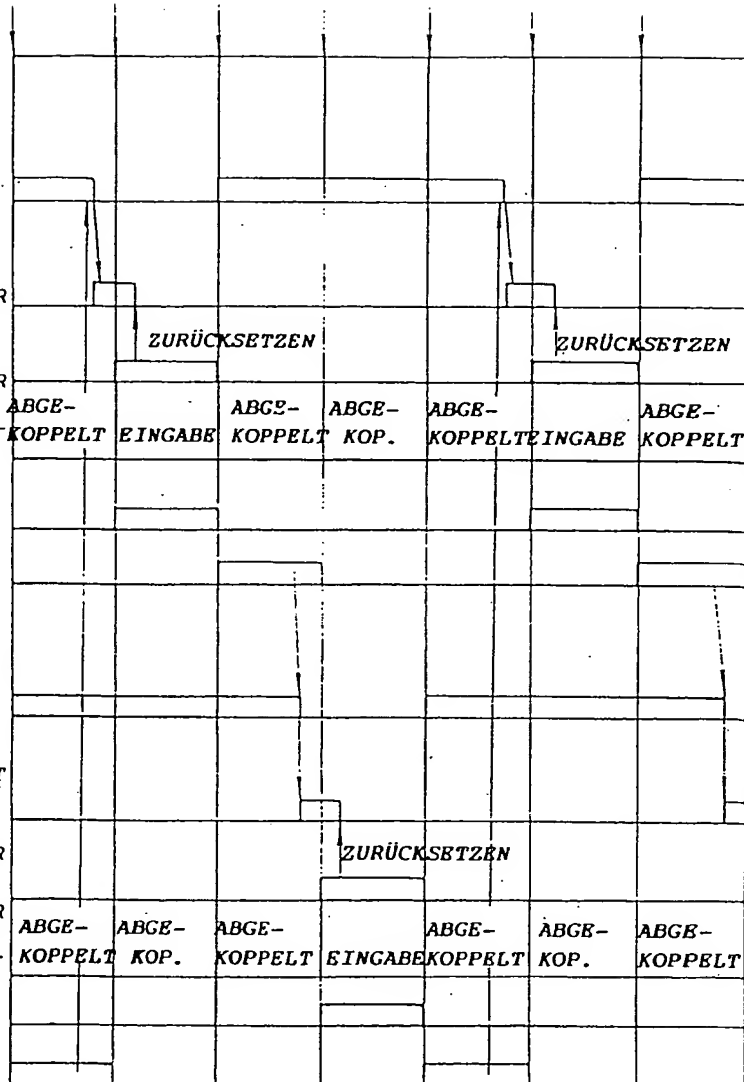
AKTUALISIERUNGS-
ANFORDERUNGSREGISTER

AKTUALISIERUNGS-
BESTÄTIGUNGSREGISTER

VIDEOSIGNALEINGANGS-
-AUSGANGSPUFFER

SCHIEBBREGISTER

VERKLEINERUNGS-
ABSCHLUSS-REGISTER



PUFFER b

SPEICHER-LESE-
ZUGRIFF VOM BILD-
ZEICHNUNGSABSCHNITT

AKTUALISIERUNGS-
ANFORDERUNGSREGISTER

AKTUALISIERUNGS-
BESTÄTIGUNGSREGISTER

VIDEOSIGNALEINGANGS-
-AUSGANGSPUFFER

SCHIEBBREGISTER

VERKLEINERUNGS-
ABSCHLUSS-REGISTER

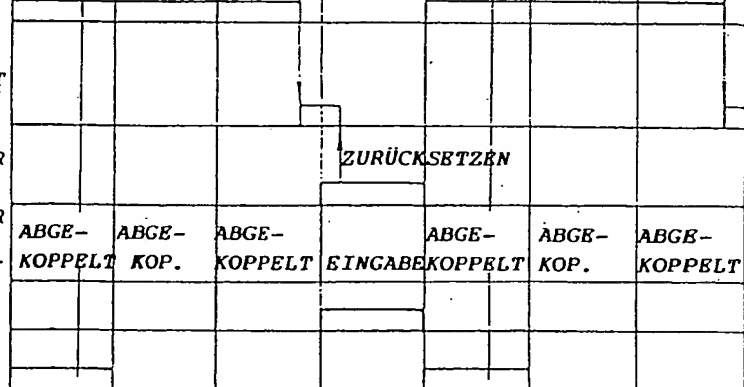


FIG. 15

BILDSYNCHRONISATIONS-
SIGNAL DES AUSGANGS-
VIDEOSIGNALS

PUFFER a

SPEICHER-SCHREIB-
ZUGRIFF VOM BILD-
ZEICHNUNGSABSCHNITT

AKTUALISIERUNGS-
ANFORDERUNGSREGISTER

AKTUALISIERUNGS-
BESTÄTIGUNGSREGISTER

VIDEOSIGNALEINGANGS-/
-AUSGANGSPUFFER

PUFFER b

SPEICHER-SCHREIB-
ZUGRIFF VOM BILD-
ZEICHNUNGSABSCHNITT

AKTUALISIERUNGS-
ANFORDERUNGSREGISTER

AKTUALISIERUNGS-
BESTÄTIGUNGSREGISTER

VIDEOSIGNALEINGANGS-/
-AUSGANGSPUFFER

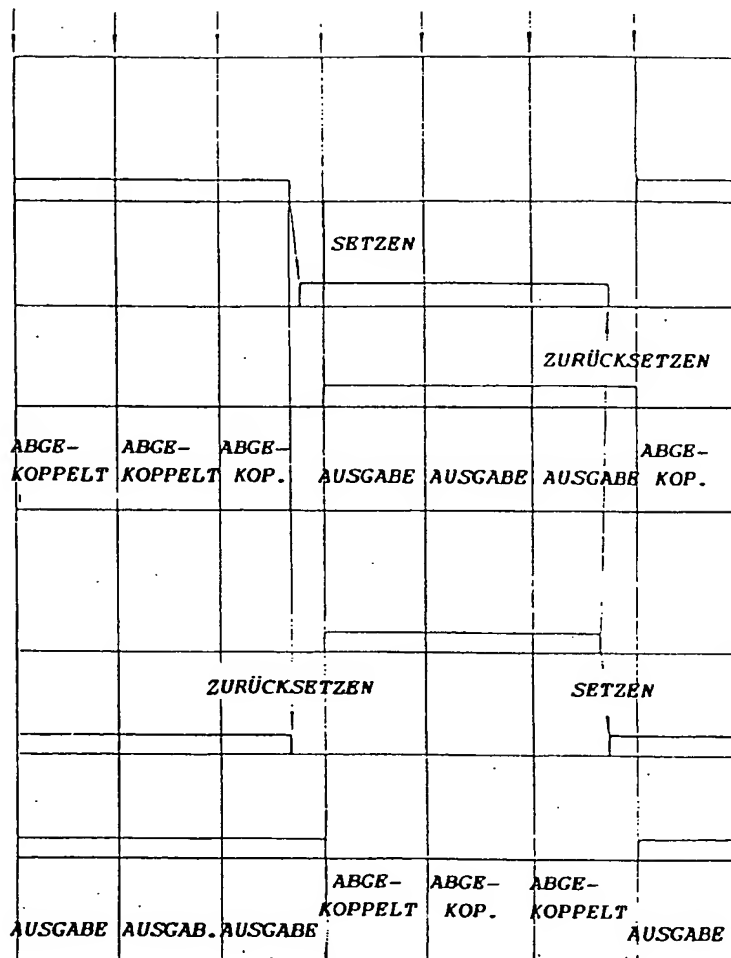


FIG. 16

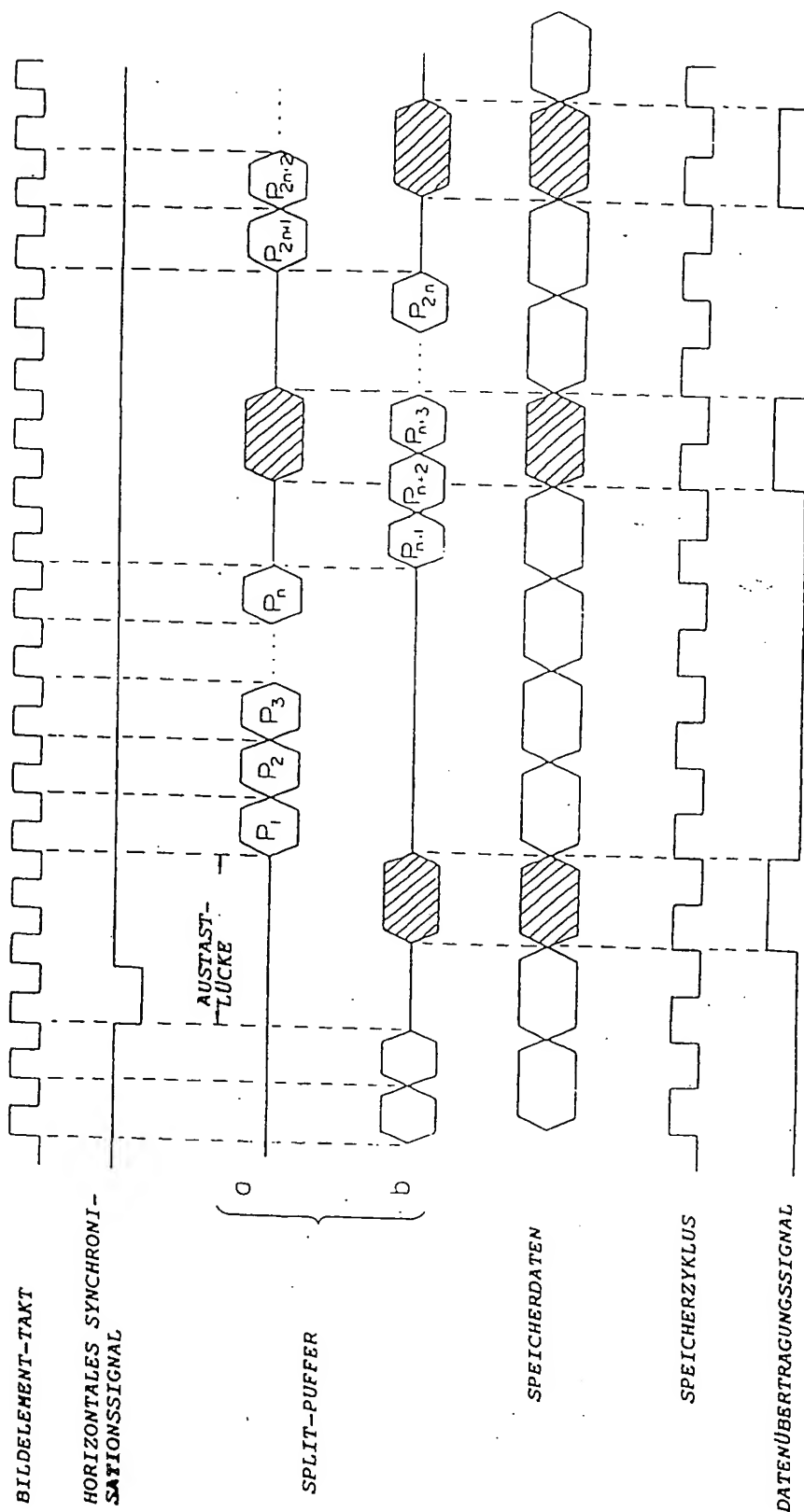


FIG. 17

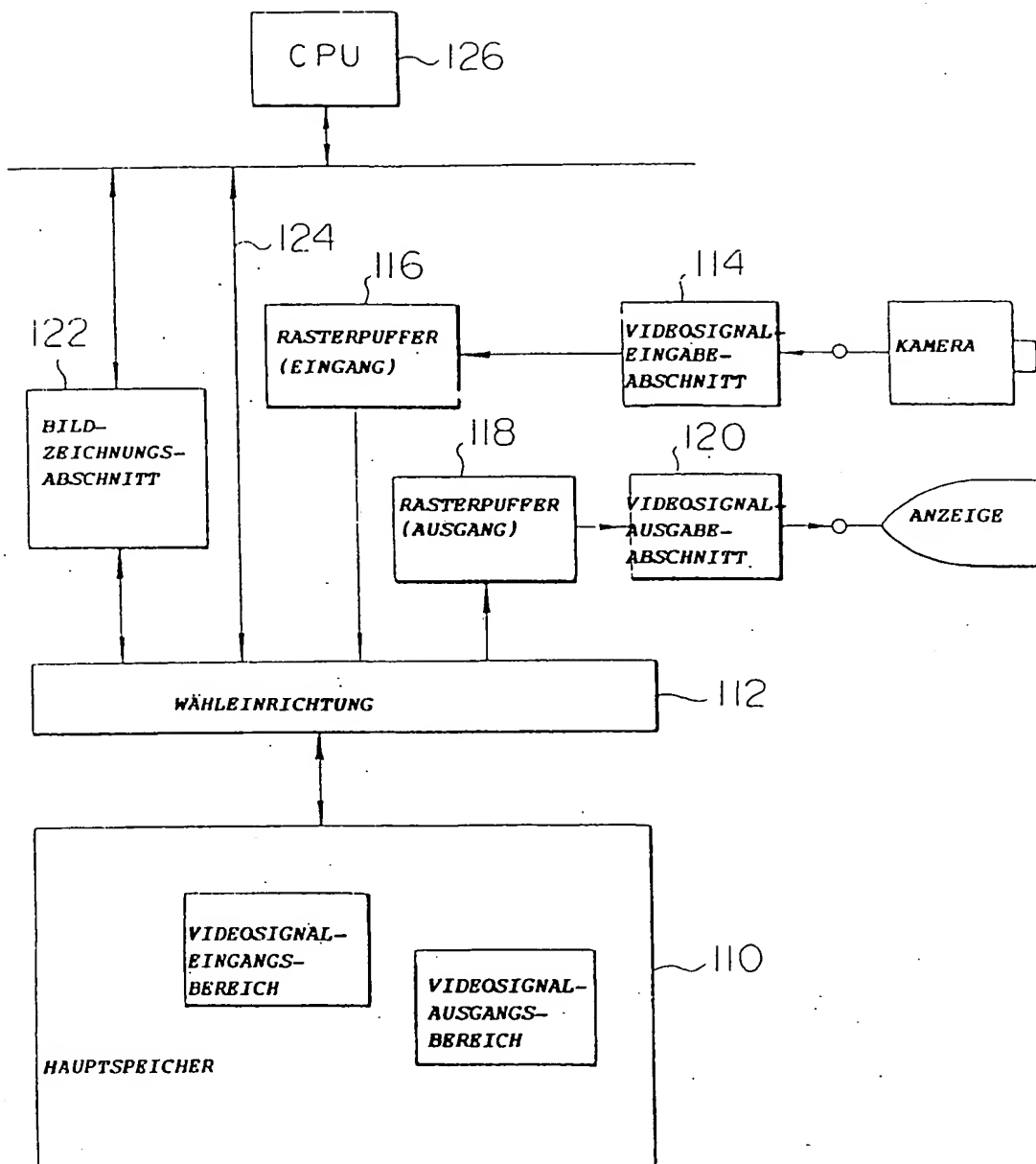
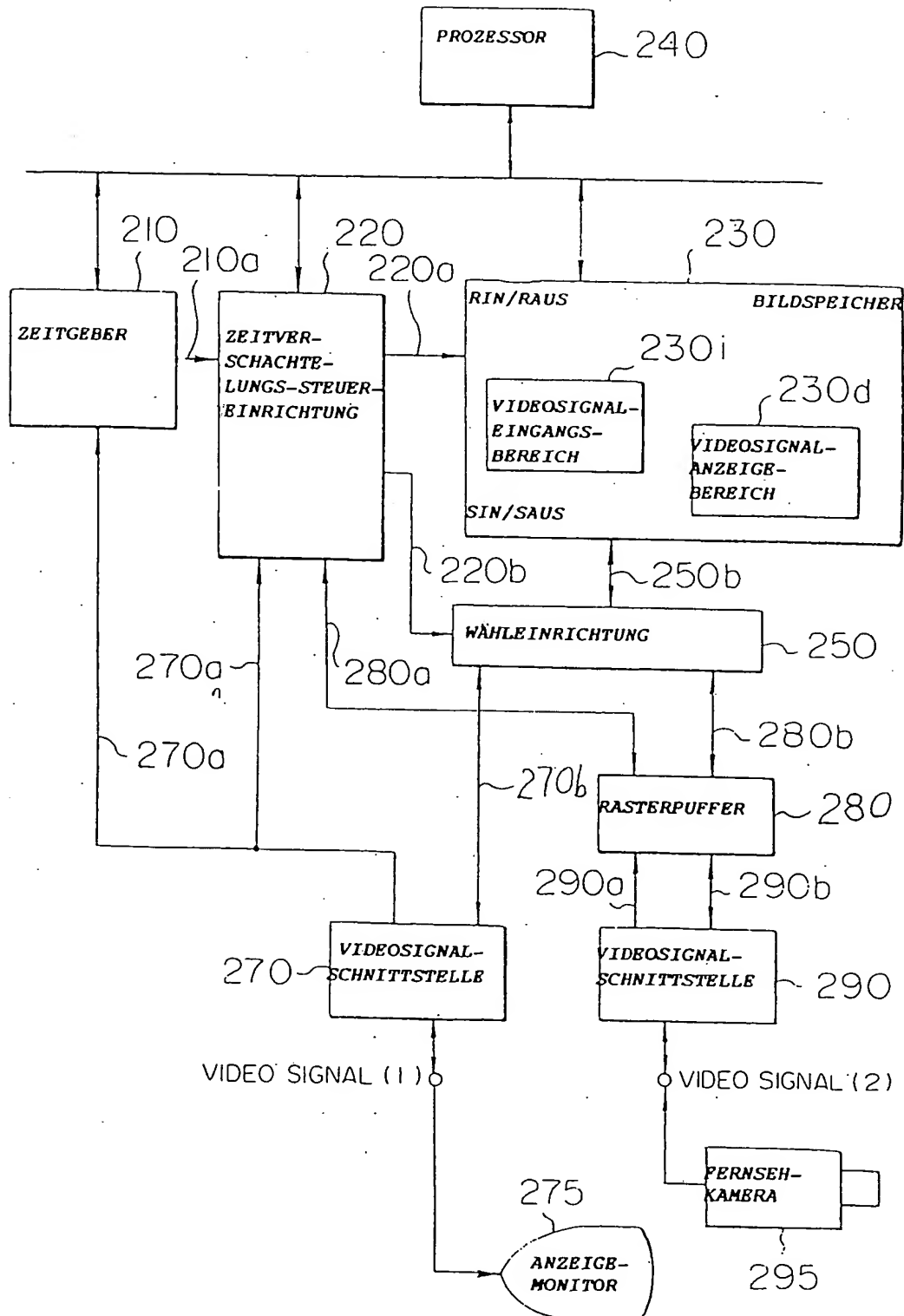


FIG. 18



208 081/582

FIG. 19

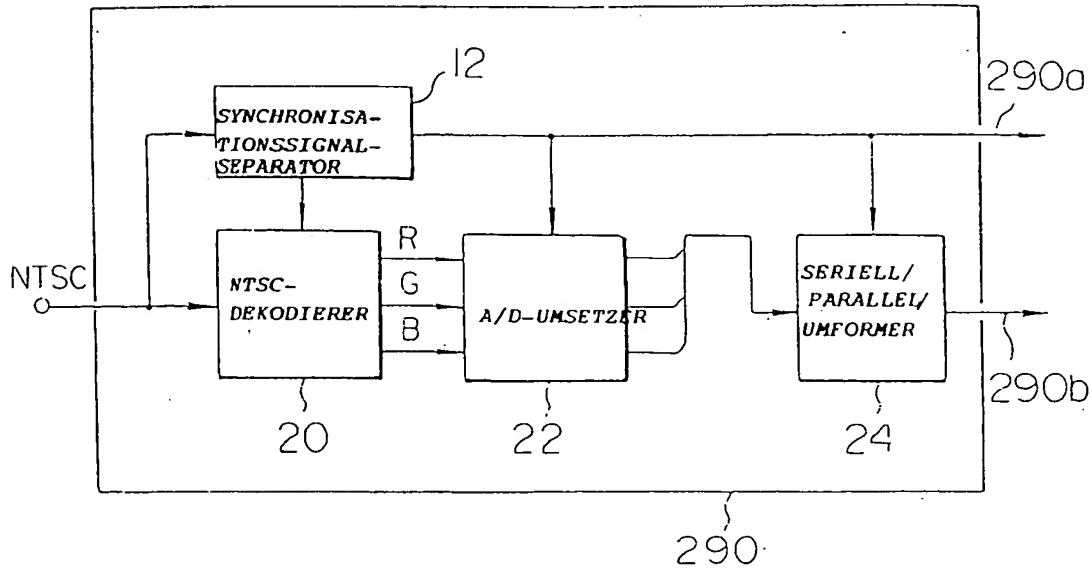


FIG. 20

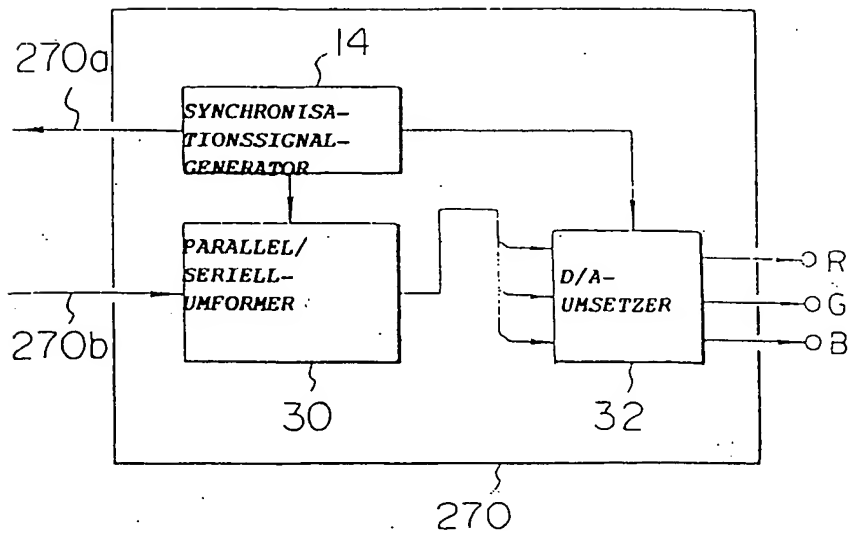


FIG. 21

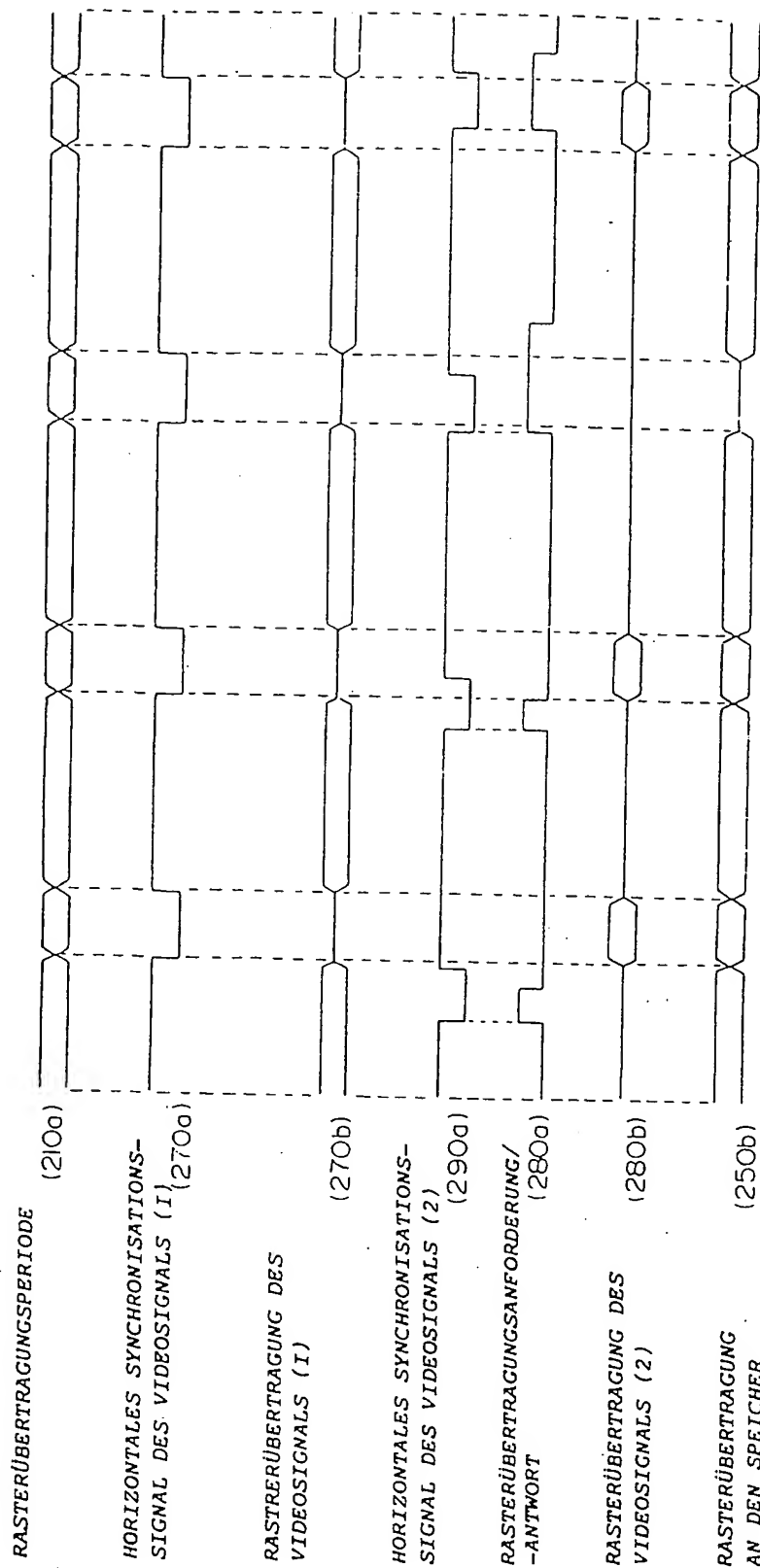


FIG. 22

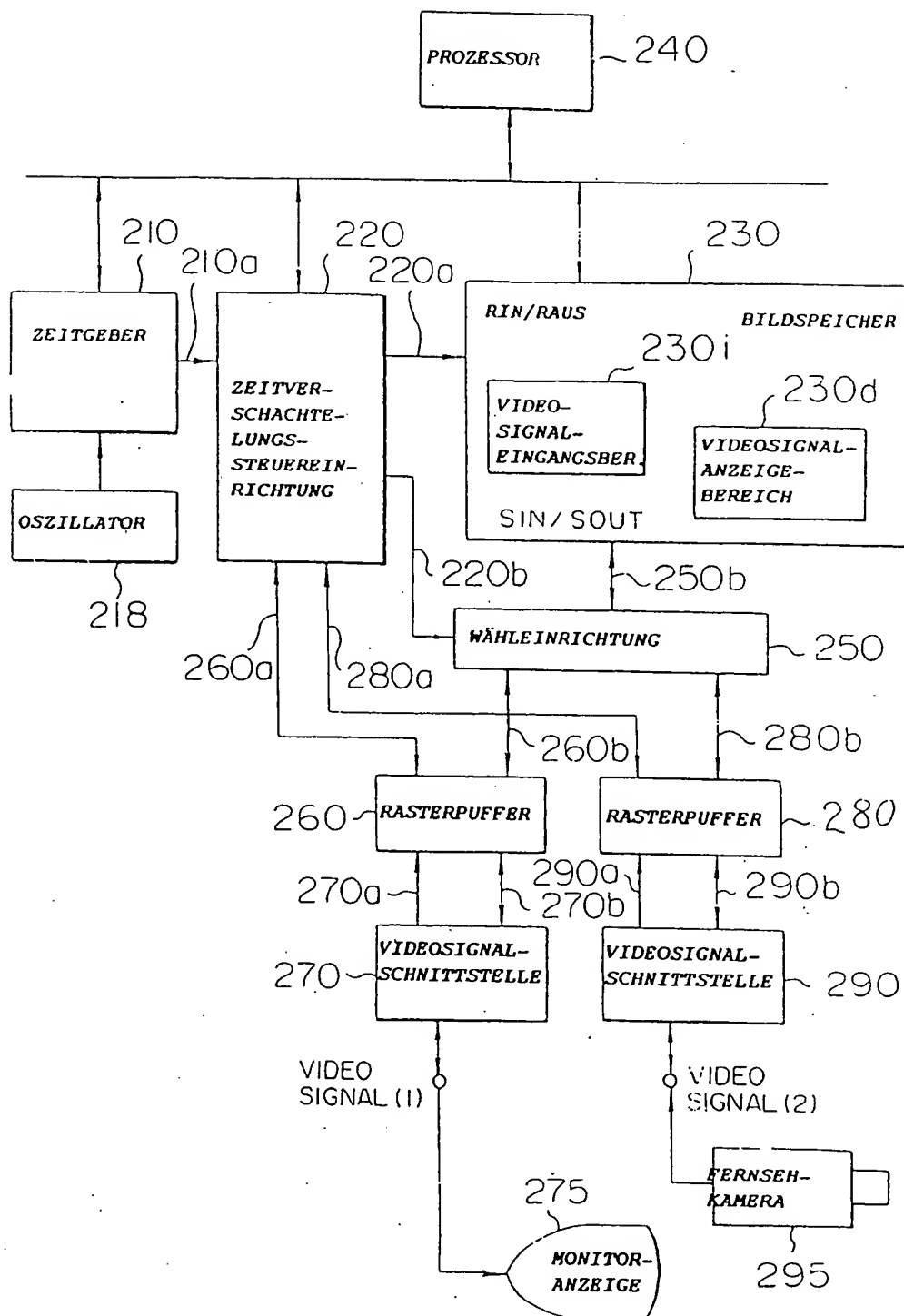


FIG. 23

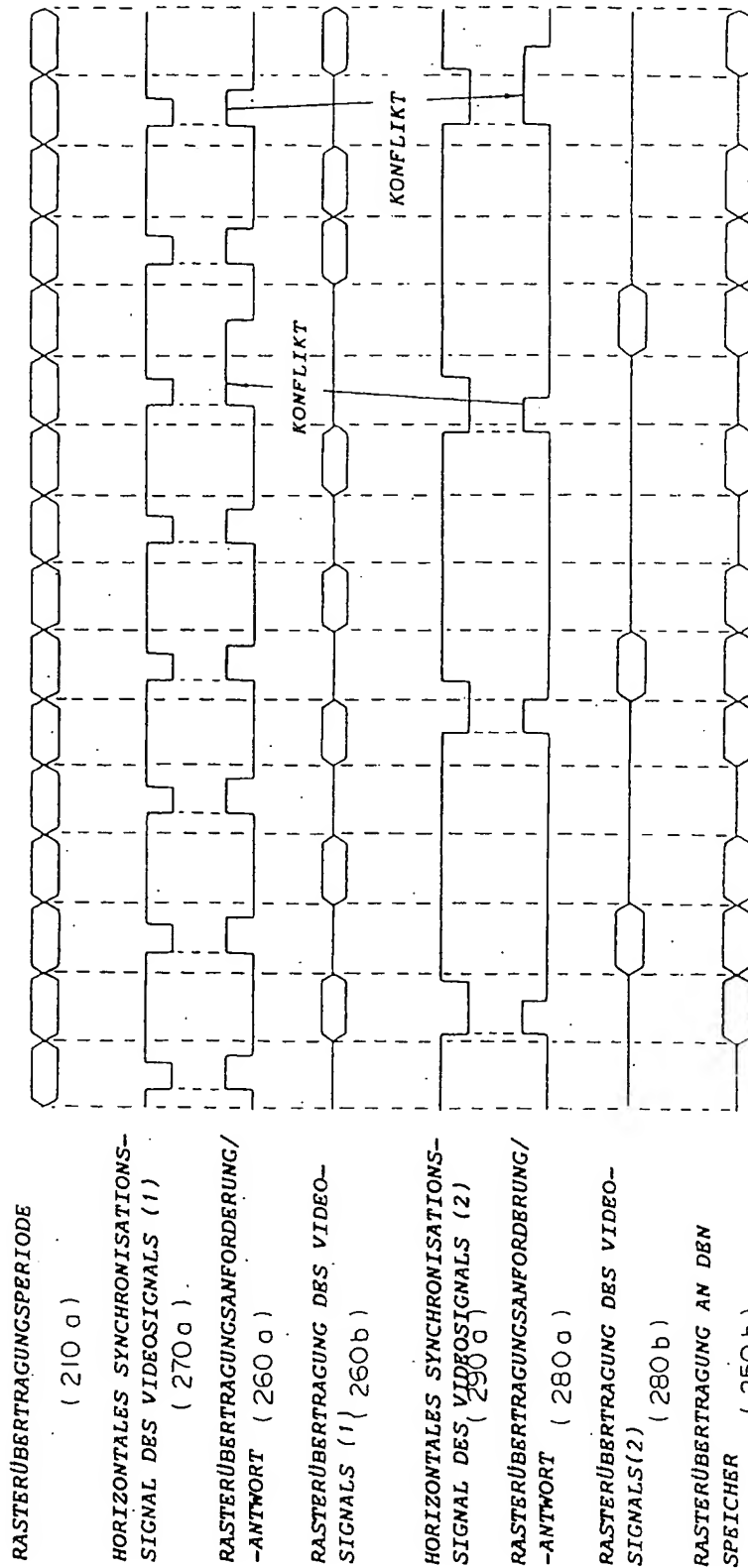
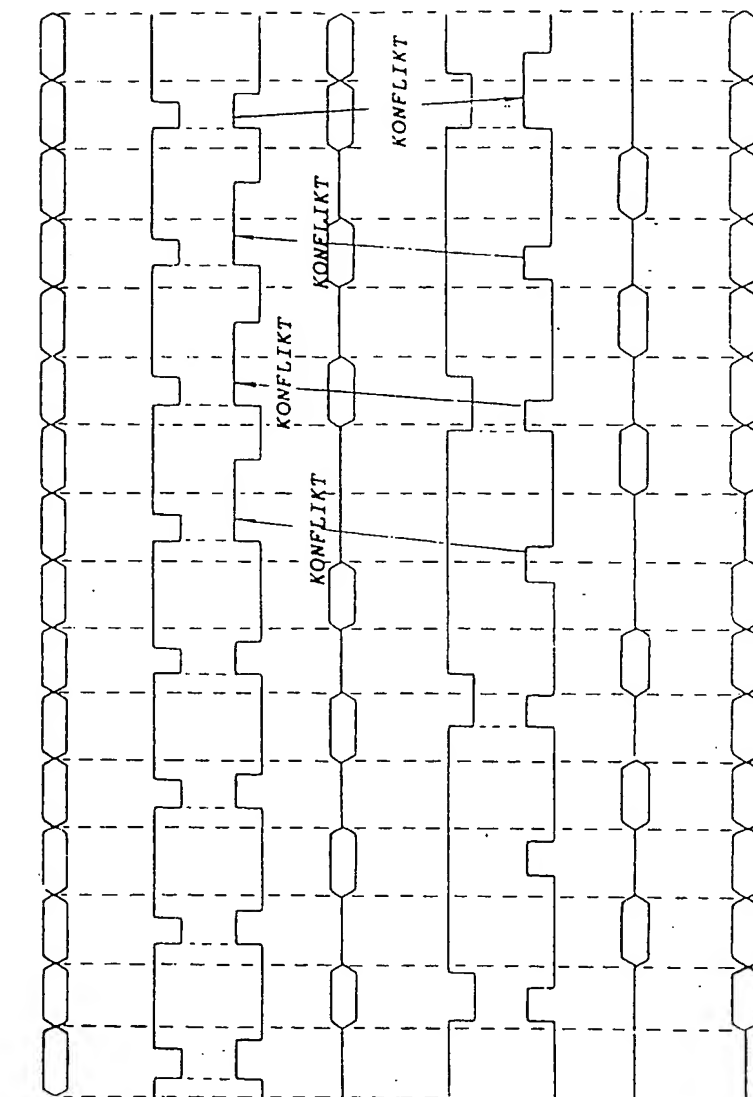


FIG. 24



RASTERÜBERTRAGUNGSPERIODE

(210a)

HORIZONTALES SYNCHRONISATIONSSIGNAL DES VIDEO-SIGNALS (1)

(270a)

RASTERÜBERTRAGUNGSANFORDERUNG/-ANTWORT

(260a)

RASTERÜBERTRAGUNG DES VIDEO-SIGNALS (1)

(260b)

HORIZONTALES SYNCHRONISATIONSSIGNAL DES VIDEO-SIGNALS (2)

(290a)

RASTERÜBERTRAGUNGSANFORDERUNG/-ANTWORT

(280a)

RASTERÜBERTRAGUNG DES VIDEO-SIGNALS (2)

(280b)

RASTERÜBERTRAGUNG AN DEN SPEICHER

(250b)

FIG. 25

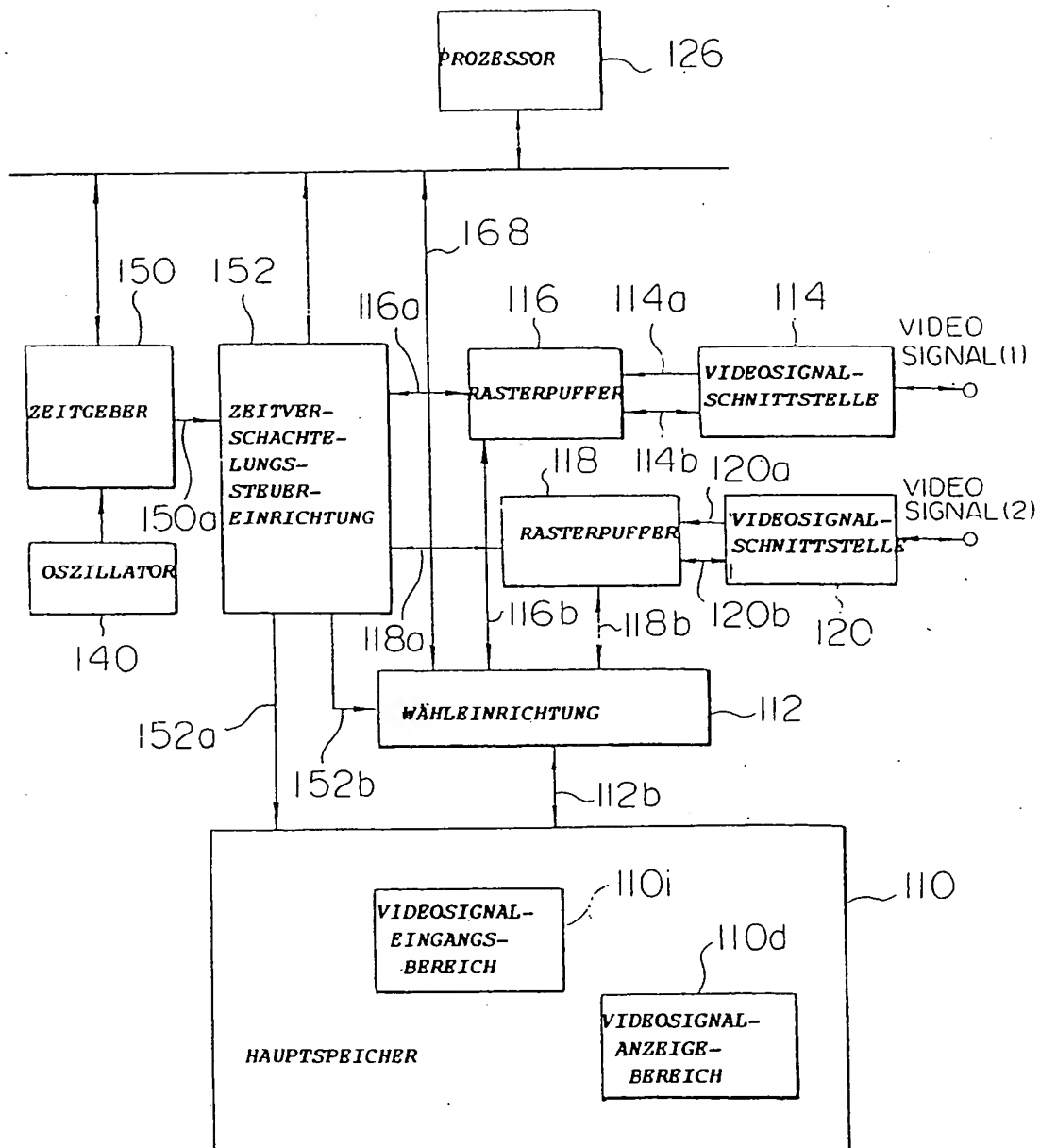


FIG. 26

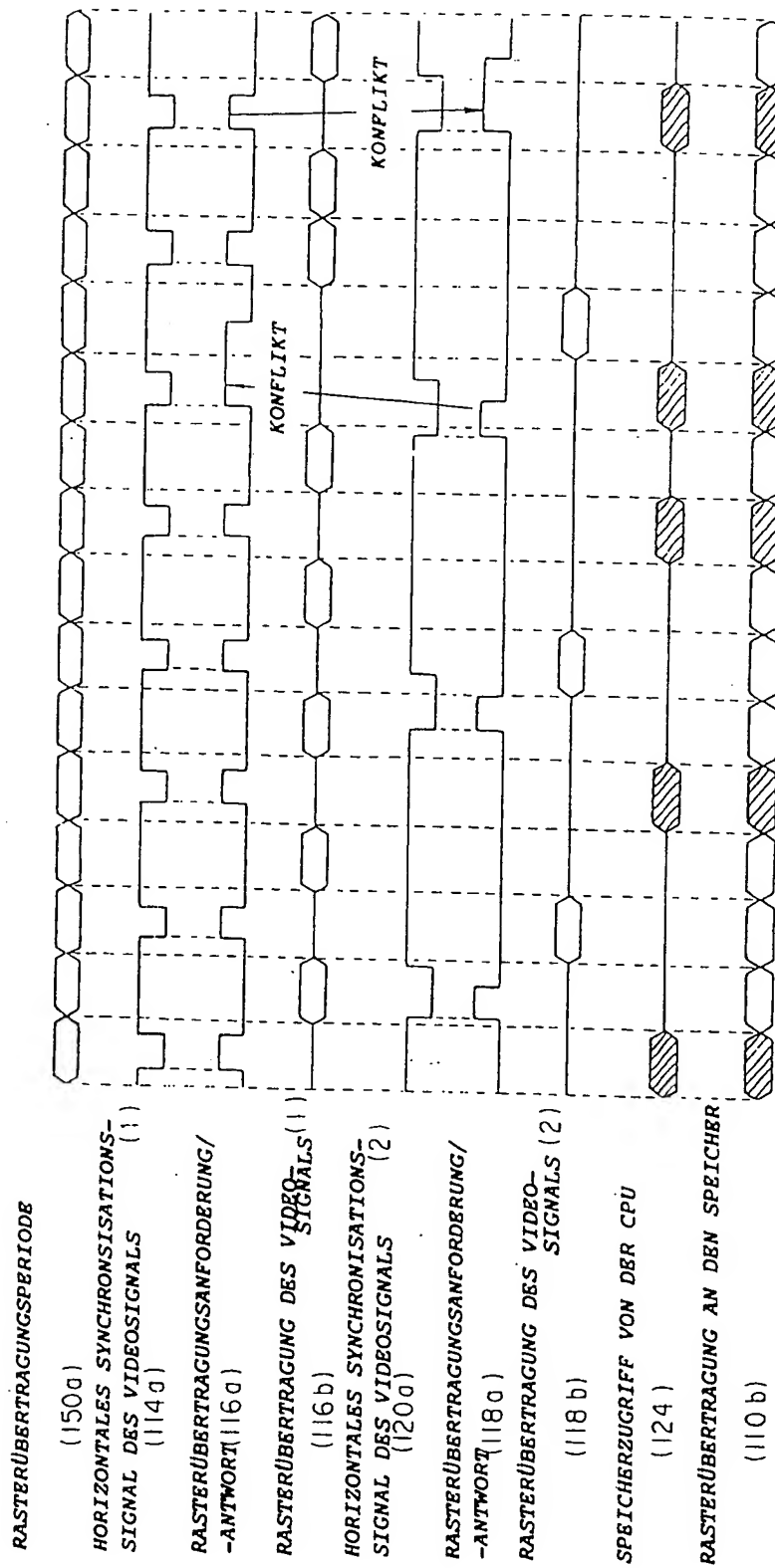


FIG. 27

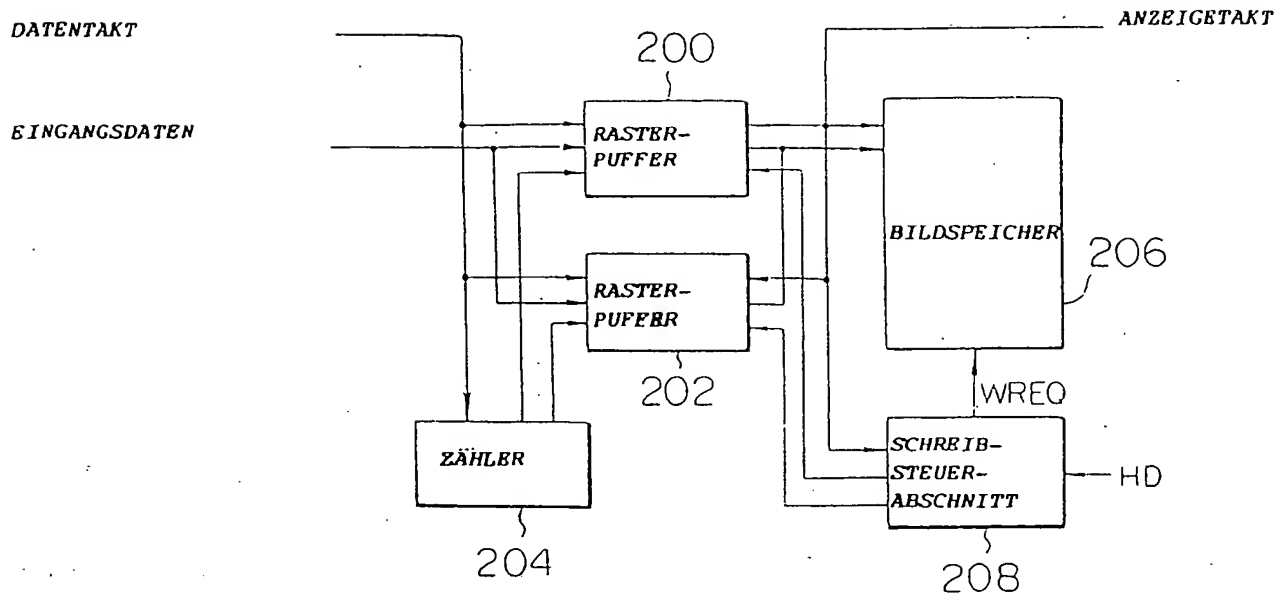
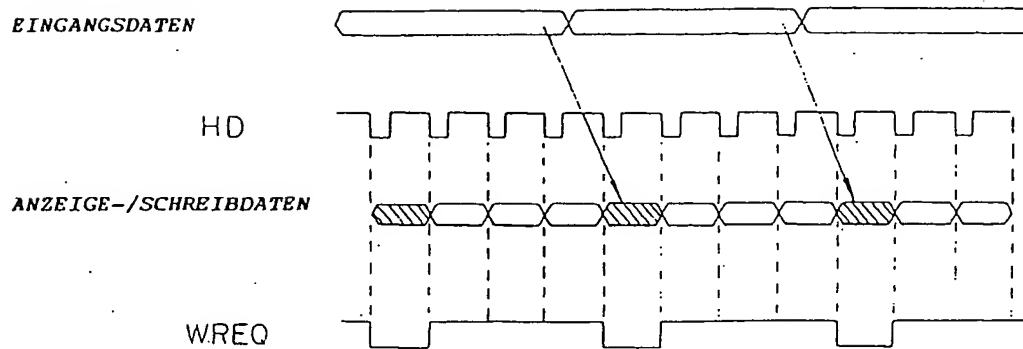


FIG. 28



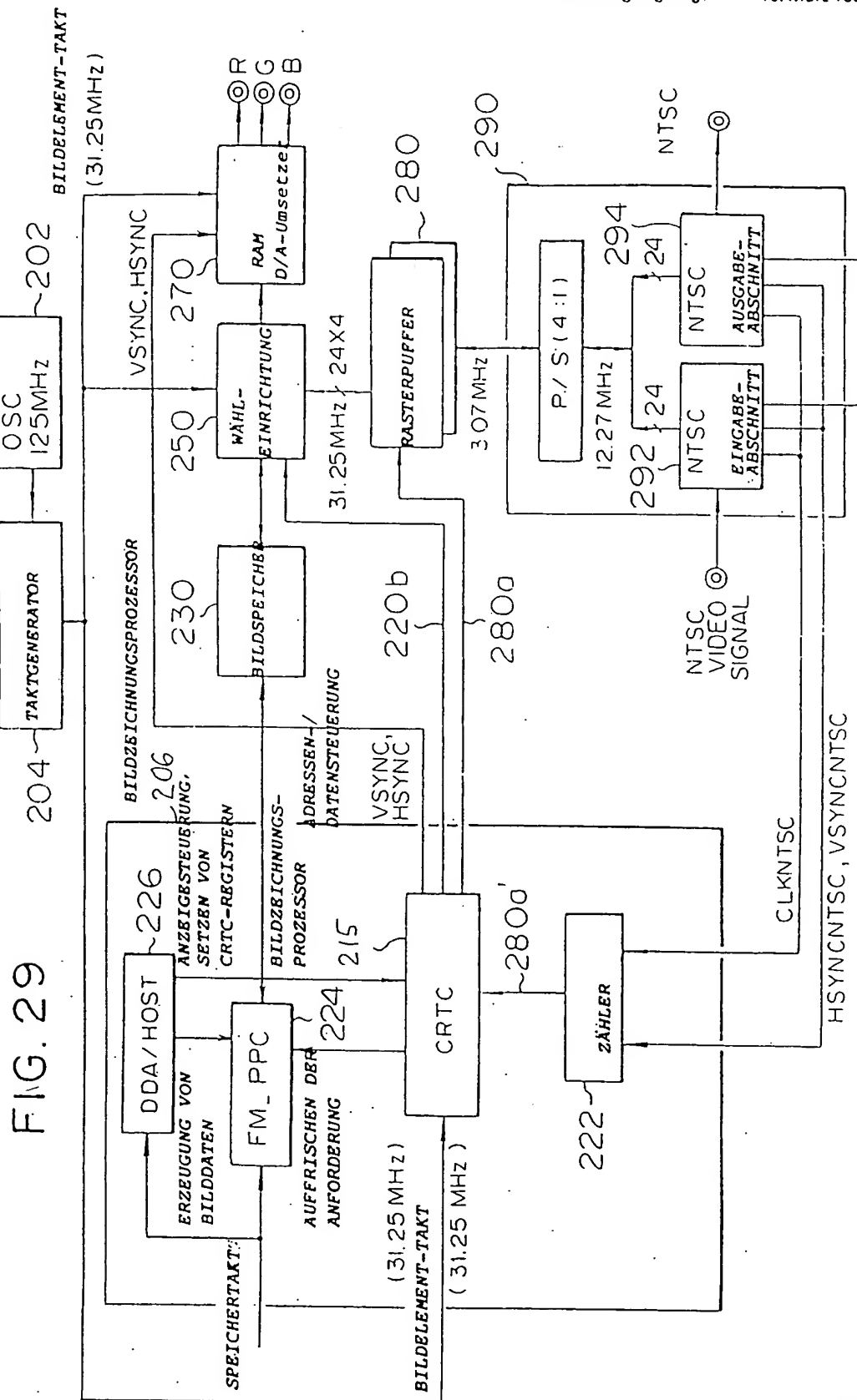


FIG. 30

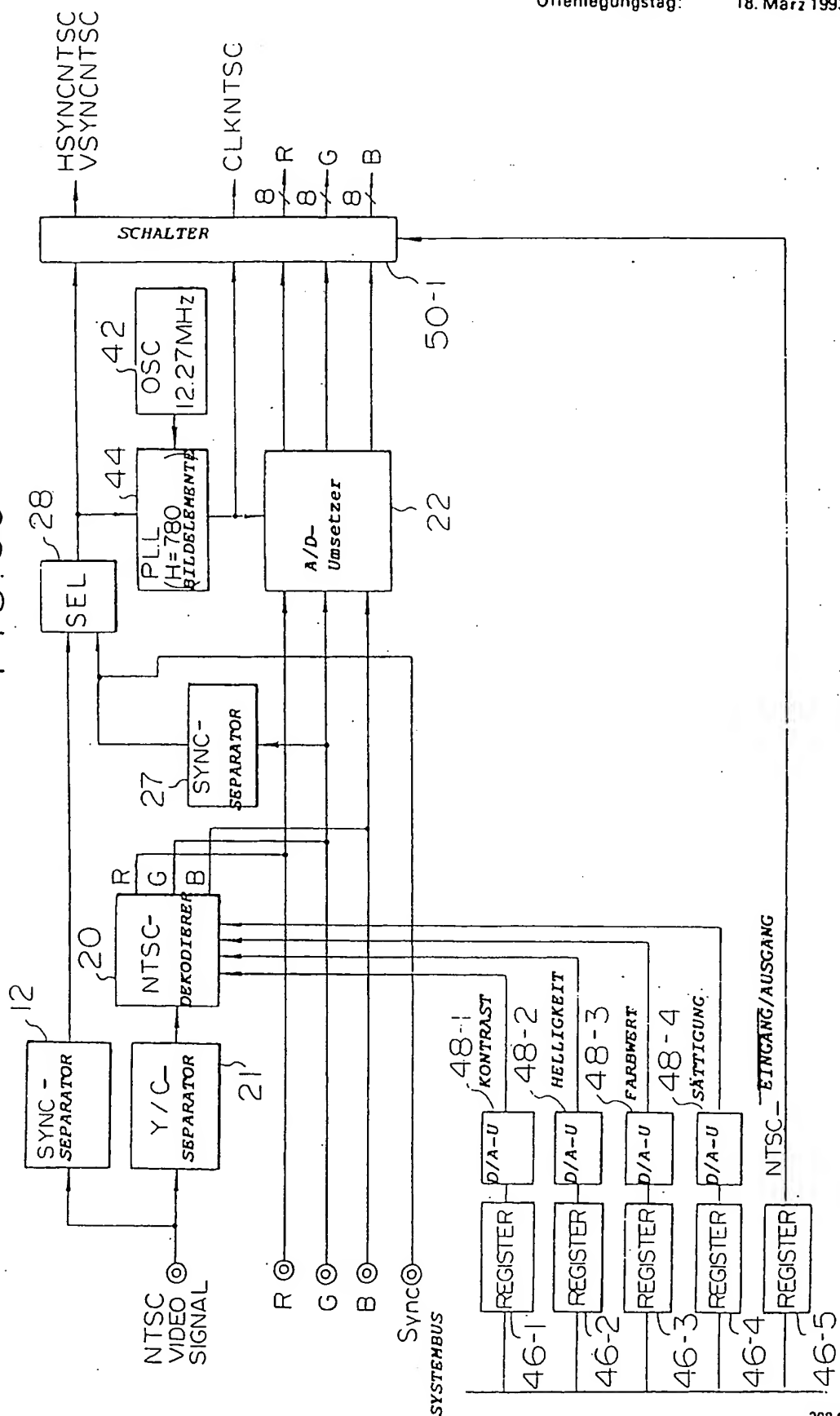


FIG. 31

